

00862.022290



2622 #5 BT
PATENT APPLICATION 5-02-02

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)	
	:	Examiner: N.Y.A.
NOBUYUKI HIRAYAMA)	
	:	Group Art Unit: 2622
Application No.: 09/902,756)	
	:	
Filed: July 12, 2001)	
	:	
For: PRINthead, HEAD CARTRIDGE)	
HAVING THE PRINthead,	:	
PRINTING APPARATUS USING)	
THE PRINthead, AND PRINT-	:	
HEAD ELEMENT SUBSTRATE)	April 9, 2002

Commissioner for Patents
Washington, D.C. 20231

RECEIVED
APR 17 2002
Technology Center 2600

SUBMISSION OF PRIORITY DOCUMENT

Sir:

In support of Applicant's claim for priority under 35 U.S.C. § 119, enclosed is
a certified copy of the following foreign application:

2000-213203, filed July 13, 2000

Applicant's undersigned attorney may be reached in our New York office by

telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,



Attorney for Applicant

Registration No. 46,994

FITZPATRICK, CELLA, HARPER & SCINTO
30 Rockefeller Plaza
New York, New York 10112-3801
Facsimile: (212) 218-2200

NY_MAIN 249244 v 1

CFM 2290 US
09/902,756.

(translation of the front page of the priority document of
Japanese Patent Application No. 2000-213203)



PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the
following application as filed with this Office.

Date of Application: July 13, 2000

Application Number : Patent Application 2000-213203

Applicant(s) : Canon Kabushiki Kaisha

August 3, 2001

Commissioner,
Patent Office

Kouzo OIKAWA

RECEIVED
APR 17 2002
Technology Center 2600

Certification Number 2001-3069435



09/902,756

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 7月13日

出 願 番 号

Application Number:

特願2000-213203

出 願 人

Applicant(s):

キヤノン株式会社

RECEIVED

APR 17 2002

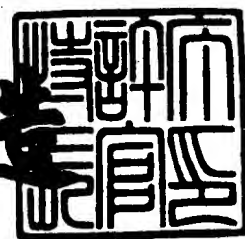
Technology Center 2600

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 8月 3日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3069435

【書類名】 特許願

【整理番号】 4150112

【提出日】 平成12年 7月13日

【あて先】 特許庁長官殿

【国際特許分類】 B41J 2/01
G06F 3/00

【発明の名称】 記録ヘッド、その記録ヘッドを有するヘッドカートリッ
ジ、その記録ヘッドを用いた記録装置、及び、記録ヘッ
ド素子基板

【請求項の数】 9

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会
社内

【氏名】 平山 信之

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代理人】

【識別番号】 100076428

【弁理士】

【氏名又は名称】 大塚 康德

【電話番号】 03-5276-3241

【選任した代理人】

【識別番号】 100101306

【弁理士】

【氏名又は名称】 丸山 幸雄

【電話番号】 03-5276-3241

【選任した代理人】

【識別番号】 100115071

【弁理士】

【氏名又は名称】 大塚 康弘

【電話番号】 03-5276-3241

【手数料の表示】

【予納台帳番号】 003458

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001010

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 記録ヘッド、その記録ヘッドを有するヘッドカートリッジ、その記録ヘッドを用いた記録装置、及び、記録ヘッド素子基板

【特許請求の範囲】

【請求項 1】 所定方向に配列された複数の記録素子と該記録素子を駆動するための駆動回路とが同一の素子基体上に設けられた記録ヘッドであって、

前記記録素子が複数の組に分割駆動されるように構成されており、

各組において駆動する記録素子を選択するための前記複数の組に共通の選択回路と、

各記録素子を駆動する駆動回路に複数の経路のいずれかで駆動データを供給するデータ供給回路と、が前記素子基体上に設けられていることを特徴とする記録ヘッド。

【請求項 2】 前記データ供給回路は、各記録素子への配線が短くなる経路で駆動データを供給することを特徴とする請求項 1 に記載の記録ヘッド。

【請求項 3】 前記データ供給回路が前記記録素子列の両側に配置されていることを特徴とする請求項 1 または 2 に記載の記録ヘッド。

【請求項 4】 前記データ供給回路は、クロック信号とデータ信号とが入力されるシフトレジスタと、該シフトレジスタの出力信号を保持するラッチと、該ラッチの出力と駆動信号との論理和を演算する AND 回路とをそれぞれ複数含むことを特徴とする請求項 1 から 3 のいずれか 1 項に記載の記録ヘッド。

【請求項 5】 インクを吐出して記録を行うインクジェット記録ヘッドであることを特徴とする請求項 1 から 4 のいずれか 1 項に記載の記録ヘッド。

【請求項 6】 熱エネルギーを利用してインクを吐出する記録ヘッドであって、インクに与える熱エネルギーを発生するための電気熱変換体を備えていることを特徴とする請求項 5 に記載の記録ヘッド。

【請求項 7】 請求項 1 から 6 のいずれか 1 項に記載の記録ヘッドと、前記記録ヘッドに供給するインクを貯留するインクタンクとを有することを特徴とするヘッドカートリッジ。

【請求項 8】 請求項 1 から 6 のいずれか 1 項に記載の記録ヘッドを用いて

記録を行なう記録装置であって、

前記データ供給回路の各経路に対してデータ信号を生成する駆動データ生成手段を備えることを特徴とする記録装置。

【請求項 9】 所定方向に配列された複数の記録素子と該記録素子を駆動するための駆動回路とが同一の素子基体上に設けられた記録ヘッド素子基板であって、

前記記録素子が複数の組に分割駆動されるように構成されており、

各組において駆動する記録素子を選択するための前記複数の組に共通の選択回路と、

各記録素子を駆動する駆動回路に複数の経路のいずれかで駆動データを供給するデータ供給回路と、が前記素子基体上に設けられていることを特徴とする記録ヘッド素子基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、記録ヘッド、その記録ヘッドを有するヘッドカートリッジ、その記録ヘッドを用いた記録装置、及び、記録ヘッド素子基板に関し、特に、所定方向に配列された複数の記録素子と該記録素子を駆動するための駆動回路とが同一の素子基体上に設けられた記録ヘッド、その記録ヘッドを有するヘッドカートリッジ、その記録ヘッドを用いた記録装置、及び、記録ヘッド素子基板に関するものである。

【0002】

なお、本発明は、一般的なプリント装置のほか、複写機、通信システムを有するファクシミリ、プリント部を有するワードプロセッサ等の装置、さらには各種処理装置と複合的に組み合わされた産業用記録装置に適用することができる。

【0003】

【従来の技術】

例えばワードプロセッサ、パーソナルコンピュータ、ファクシミリ等に於ける情報出力装置として、所望される文字や画像等の情報を用紙やフィルム等シート

状の記録媒体に記録を行う記録装置において、用紙等の記録媒体の送り方向と直角な方向に往復走査しながら記録を行なうシリアル記録方式が安価で小型化が容易などの点から一般的に広く用いられている。

【0004】

このような記録装置で使用される記録ヘッドの構成について、熱エネルギーを利用して記録を行うインクジェット方式に従う記録ヘッドを例に挙げて説明する。インクジェット記録ヘッドは記録素子としてインク液滴を吐出する吐出口（ノズル）に連通する部位に発熱素子（ヒータ）を設け、発熱素子に電流を印加し、発熱させインクを発泡させインク液滴を吐出させ記録を行う。このような記録ヘッドは多数の吐出口、発熱素子（ヒータ）を高密度に配置することが容易であり、これにより高精細な記録画像を得ることができる。

【0005】

このような記録ヘッドで高速に記録を行うためには、できるだけ多くのヒータを同時に駆動することが望ましいが、電源の電流の供給能力に制限があることや、配線の寄生抵抗による電圧降下があることなどにより、同時に駆動できるヒータの数は制限される。このため、ヒータ列を複数のヒータで構成されるグループに分割し、グループ内のヒータを時分割駆動することで、電流の最大値を押えている。

【0006】

このような駆動を行う回路構成が特開平9-327914号公報に開示されている。図16は128個のヒータとその駆動回路の構成例を示す回路図である。

【0007】

図16において、H1～H128は記録素子としてのヒータ、T1～T128は各ヒータを駆動するトランジスタ、600はプリンタ本体から供給されるブロック制御信号B1、B2、B3、B4をデコードしてブロック選択信号N1、N2、…、N16を発生する4→16デコーダ、603はプリンタ本体から供給されるクロック信号CKに従って記録データDATAをシリアルに入力する8ビットシフトレジスタ、604はプリンタから供給されるラッチ信号LATCHに従って8ビットシフトレジスタ303に格納された8ビット分の記録データDATA

Aをラッチする8ビットラッチ回路、605はイネーブル信号ENBと8ビットラッチ回路604にラッチされた8ビットのデータ各ビットとの論理積を演算するAND回路である。

【0008】

そして、AND回路605からの出力が記録信号D1～D8として発熱素子に供給される。これらの出力と4→16デコーダ600からの出力であるブロック選択信号N1～N16により発熱素子の駆動のタイミング及びパルス幅が定められる。イネーブル信号ENBが“High”のときに発熱素子は駆動される。

【0009】

図17は図16に示す構成の記録ヘッドの駆動に関する信号の状態を示すタイミングチャートである。このタイミングチャートによれば、記録データを8ビットシフトレジスタ603にシリアル転送するタイミングと発熱素子を駆動するタイミングとが重複しないようになっている。

【0010】

このような記録素子（ヒータ）とその駆動回路は、高密度化を達成するために半導体製造技術によって1つの基板上に形成される場合が多い。

【0011】

図18は図16の回路を記録素子基板上に配置したレイアウトの例である。図中801はインク供給口であり、基板裏面よりインクがここを通過して基板上面に供給される。基板の中央に設けられたインク供給口801に対して、図16の回路が2系統対称に配置されている。ヒータおよびトランジスタはインク供給口801の長手方向に沿って配置され、デコーダ600、シフトレジスタ603およびラッチ604は、ヒータの配列が延びる方向にそれぞれ配置されている。デコーダおよびシフトレジスタから各ヒータへの信号線は、ヒータ配列方向と平行に配置されている。

【0012】

【発明が解決しようとする課題】

記録ヘッドのノズル数並びにそのヒータの数は、記録の高速化および高精細化に応えるべく、増大している。これにより、記録素子基板に関して以下のような

点が問題となっている。

【0013】

ヒータ数が増えるのに伴ってヒータを選択する信号線の本数も増加する。このため記録素子基板の形状は、ヒータの配列方向の長さがヒータ数に伴って増加すると共に、各ヒータの駆動回路に接続される配線のためにヒータの配列方向と直交する方向の長さも増加し、結果として基板面積が著しく増大する。

【0014】

半導体製造技術によりウェハ上に基板を製造する場合、基板面積が増大するとウェハ一枚あたりの収量が減少し、その結果、歩留まりが悪化して、記録素子基板のコストが著しく増大してしまう。

【0015】

また、ノズル数の増加に伴ってヒータ配列方向の長さが延びると、デコーダやシフトレジスタからの各配線長が延び、入力から各ヒータを駆動する回路に至るまでに信号遅延が生じて高速駆動を行う上で妨げとなる。更に、外部からのノイズ等の影響を受けやすくなり、誤動作の発生する可能性が増大してしまう。

【0016】

本発明は以上のような状況に鑑みてなされたものであり、記録素子の数が増えても配線が長くなることを抑制して基板面積の増大を抑え、低コストで誤動作の発生が少なく、高速動作が可能な、記録ヘッド、その記録ヘッドを有するヘッドカートリッジ、その記録ヘッドを用いた記録装置、及び、記録ヘッド素子基板を提供することを目的とする。

【0017】

【課題を解決するための手段】

上記目的を達成するために本発明の記録ヘッドは、所定方向に配列された複数の記録素子と該記録素子を駆動するための駆動回路とが同一の素子基体上に設けられた記録ヘッドであって、

前記記録素子が複数の組に分割駆動されるように構成されており、

各組において駆動する記録素子を選択するための前記複数の組に共通の選択回路と、

各記録素子を駆動する駆動回路に複数の経路のいずれかで駆動データを供給するデータ供給回路と、が前記素子基体上に設けられている。

【 0 0 1 8 】

また、上記目的を達成する本発明のヘッドカートリッジは、上記の記録ヘッドと、

前記記録ヘッドに供給するインクを貯留するインクタンクとを有する。

【 0 0 1 9 】

更に上記目的は、上記の記録ヘッドを用いて記録を行なう記録装置であって、前記データ供給回路の各経路に対してデータ信号を生成する駆動データ生成手段を備える記録装置によっても達成される。

【 0 0 2 0 】

また更に上記目的を達成する本発明の記録ヘッド素子基板は、所定方向に配列された複数の記録素子と該記録素子を駆動するための駆動回路とが同一の素子基体上に設けられた記録ヘッド素子基板であって、

前記記録素子が複数の組に分割駆動されるように構成されており、

各組において駆動する記録素子を選択するための前記複数の組に共通の選択回路と、

各記録素子を駆動する駆動回路に複数の経路のいずれかで駆動データを供給するデータ供給回路と、が前記素子基体上に設けられている。

【 0 0 2 1 】

すなわち、本発明では、所定方向に配列された複数の記録素子と該記録素子を駆動するための駆動回路とを同一の素子基体上に設けた記録ヘッドにおいて、記録素子を複数の組に分割し、各組において駆動する記録素子を選択するための選択回路と、各記録素子を駆動する駆動回路に複数の経路のいずれかで駆動データを供給するデータ供給回路とを素子基体上に設ける。

【 0 0 2 2 】

このようにすると、記録素子の数が増えても駆動回路にデータを供給する信号の配線の占める面積を縮小することが可能となり、記録ヘッドの素子基板のチップサイズを効果的に縮小することができる。

【 0 0 2 3 】

従って、記録ヘッドの素子基板を低コストとすることが可能となり、記録ヘッド、ヘッドカートリッジ並びに記録装置全体の価格も抑えることができる。また、データを供給するための信号の配線長を短縮することができるので、高速の駆動に対しても有効であり、また外部からのノイズによる誤動作も少なくなり信頼性の高い記録動作が行える。

【 0 0 2 4 】

【発明の実施の形態】

以下、図面を参照して本発明の記録ヘッドによって記録素行う記録装置に係る実施形態を説明する。

【 0 0 2 5 】

なお、以下に説明する実施形態では、インクジェット記録方式を用いた記録装置としてプリンタを例に挙げ説明する。

【 0 0 2 6 】

なお、本明細書において、「プリント」（「記録」という場合もある）とは、文字、図形等有意の情報を形成する場合のみならず、有意無意を問わず、また人間が視覚で知覚し得るように顕在化したものであるか否かを問わず、広くプリント媒体上に画像、模様、パターン等を形成する、または媒体の加工を行う場合も言うものとする。

【 0 0 2 7 】

ここで、「プリント媒体」とは、一般的なプリント装置で用いられる紙のみならず、広く、布、プラスチック・フィルム、金属板、ガラス、セラミックス、木材、皮革等、インクを受容可能なものも言うものとする。

【 0 0 2 8 】

さらに、「インク」（「液体」と言う場合もある）とは、上記「プリント」の定義と同様広く解釈されるべきもので、プリント媒体上に付与されることによって、画像、模様、パターン等の形成またはプリント媒体の加工、或いはインクの処理（例えばプリント媒体に付与されるインク中の色剤の凝固または不溶化）に供され得る液体を言うものとする。

【 0 0 2 9 】

また、以下に用いる「素子基体（「素子基板」と言う場合もある）」という語は、シリコン半導体からなる単なる基体を指し示すものではなく、各素子や配線などが設けられた基体を示すものである。

【 0 0 3 0 】

さらに、以下の説明で用いる「素子基体上」という表現は、単に素子基体の上を指し示すだけでなく、素子基体の表面、表面近傍の素子基体内部側をも示すものである。また、本発明でいう「作りこみ（ビルトイン(built-in))」とは、別体の各素子を単に基体上に配置することを指し示している言葉ではなく、各素子を半導体回路の製造工程などによって素子基体上に一体的に形成、製造することを示すものである。

【 0 0 3 1 】

〔装置本体〕

図 1 及び図 2 にインクジェット記録方式を用いたプリンタの概略構成を示す。図 1 において、この実施形態におけるプリンタの外殻をなす装置本体 M 1 0 0 0 は、下ケース M 1 0 0 1、上ケース M 1 0 0 2、アクセスカバー M 1 0 0 3 及び排出トレイ M 1 0 0 4 の外装部材と、その外装部材内に収納されたシャーシ M 3 0 1 9（図 2 参照）とから構成される。

【 0 0 3 2 】

前記シャーシ M 3 0 1 9 は、所定の剛性を有する複数の板状金属部材によって構成され、記録装置の骨格をなし、後述の各記録動作機構を保持するものとなっている。

また、前記下ケース M 1 0 0 1 は装置本体 M 1 0 0 0 の略下半部を、上ケース M 1 0 0 2 は装置上本体 M 1 0 0 0 の略上半部をそれぞれ形成しており、両ケースの組合せによって内部に後述の各機構を収納する収納空間を有する中空体構造をなし、その上面部及び前面部にはそれぞれ開口部が形成されている。

【 0 0 3 3 】

さらに、前記排出トレイ M 1 0 0 4 はその一端部が下ケース M 1 0 0 1 に回転自在に保持され、その回転によって下ケース M 1 0 0 1 の前面部に形成される前

記開口部を開閉させ得るようになっている。このため、記録動作を実行させる際には、排出トレイM1004を前面側へと回転させて開口部を開成させることにより、ここから記録シートが排出可能となると共に排出された記録シートPを順次積載し得るようになっている。また、排紙トレイM1004には、2枚の補助トレイM1004a, M1004bが収納されており、必要に応じて各トレイを手前に引き出すことにより、用紙の支持面積を3段階に拡大、縮小させ得るようになっている。

【0034】

アクセスカバーM1003は、その一端部が上ケースM1002に回転自在に保持され、上面に形成される開口部を開閉し得るようになっており、このアクセスカバーM1003を開くことによって本体内部に収納されている記録ヘッドカートリッジH1000あるいはインクタンクH1900等の交換が可能となる。なお、ここでは特に図示しないが、アクセスカバーM1003を開閉させると、その裏面に形成された突起がカバー開閉レバーを回転させるようになっており、そのレバーの回転位置をマイクロスイッチなどで検出することにより、アクセスカバーの開閉状態を検出し得るようになっている。

【0035】

また、上ケースM1002の後部上面には、電源キーE0018及びレジュームキーE0019が押下可能に設けられると共に、LED E0020が設けられており、電源キーE0018を押下すると、LED E0020が点灯し記録可能であることをオペレータに知らせるものとなっている。また、LED E0020は点滅の仕方や色の変化をさせたり、ブザーE0021（図7）をならすことによりプリンタのトラブル等をオペレータに知らせる等種々の表示機能を有する。なお、トラブル等が解決した場合には、レジュームキーE0019を押下することによって記録が再開されるようになっている。

【0036】

〔記録動作機構〕

次に、上記プリンタの装置本体M1000に収納、保持される本実施形態における記録動作機構について説明する。

【 0 0 3 7 】

本実施形態における記録動作機構としては、記録シート P を装置本体内へと自動的に給送する自動給送部 M 3 0 2 2 と、自動給送部から 1 枚ずつ送出される記録シート P を所望の記録位置へと導くと共に、記録位置から排出部 M 3 0 3 0 へと記録シート P を導く搬送部 M 3 0 2 9 と、搬送部 M 3 0 2 9 に搬送された記録シート P に所望の記録を行なう記録部と、前記記録部等に対する回復処理を行う回復部 (M 5 0 0 0) とから構成されている。

【 0 0 3 8 】

(記録部)

ここで、前記記録部を説明する。

【 0 0 3 9 】

前記キャリッジ軸 M 4 0 2 1 によって移動可能に支持されたキャリッジ M 4 0 0 1 と、このキャリッジ M 4 0 0 1 に着脱可能に搭載される記録ヘッドカートリッジ H 1 0 0 0 とからなる。

【 0 0 4 0 】

記録ヘッドカートリッジ

まず、前記記録ヘッドカートリッジについて図 3 ～ 5 に基づき説明する。

【 0 0 4 1 】

この実施形態における記録ヘッドカートリッジ H 1 0 0 0 は、図 3 に示すようにインクを貯留するインクタンク H 1 9 0 0 と、このインクタンク H 1 9 0 0 から供給されるインクを記録情報に応じてノズルから吐出させる記録ヘッド H 1 0 0 1 とを有し、前記記録ヘッド H 1 0 0 1 は、後述するキャリッジ M 4 0 0 1 に対して着脱可能に搭載される、いわゆるカートリッジ方式を採るものとなっている。

【 0 0 4 2 】

ここに示す記録ヘッドカートリッジ H 1 0 0 0 では、写真調の高画質なカラー記録を可能とするため、インクタンクとして、例えば、ブラック、ライトシアン、ライトマゼンタ、シアン、マゼンタ及びイエローの各色独立のインクタンクが用意されており、図 4 に示すように、それぞれが記録ヘッド H 1 0 0 1 に対して

着脱自在となっている。

【0043】

そして、前記記録ヘッドH1001は、図5の分解斜視図に示すように、記録素子の形成された素子基体としての記録素子基板H1100、第1のプレートH1200、電気配線基板H1300、第2のプレートH1400、タンクホルダーH1500、流路形成部材H1600、フィルターH1700、シールゴムH1800から構成されている。

【0044】

記録素子基板H1100には、Si基板の片面にインクを吐出するための複数の記録素子と、各記録素子に電力を供給するA1等の電気配線とが成膜技術により形成され、この記録素子に対応した複数のインク流路と複数の吐出口H1100Tとがフォトリソグラフィ技術により形成されると共に、複数のインク流路にインクを供給するためのインク供給口が裏面に開口するように形成されている。また、前記記録素子基板H1100は第1のプレートH1200に接着固定されており、ここには、前記記録素子基板H1100にインクを供給するためのインク供給口H1201が形成されている。さらに、第1のプレートH1200には、開口部を有する第2のプレートH1400が接着固定されており、この第2のプレートH1400は、電気配線基板H1300と記録素子基板H1100とが電氣的に接続されるよう電気配線基板H1300を保持している。

【0045】

この電気配線基板H1300は、前記記録素子基板H1100にインクを吐出するための電気信号を印加するものであり、記録素子基板H1100に対応する電気配線と、この電気配線端部に位置し本体からの電気信号を受け取るための外部信号入力端子H1301とを有しており、前記外部信号入力端子H1301は、後述のタンクホルダーH1500の背面側に位置決め固定されている。

【0046】

一方、前記インクタンクH1900を着脱可能に保持するタンクホルダーH1500には、流路形成部材H1600が超音波溶着され、インクタンクH1900から第1のプレートH1200に亘るインク流路H1501を形成している。

また、インクタンクH1900と係合するインク流路H1501のインクタンク側端部には、フィルターH1700が設けられており、外部からの塵埃の侵入を防止し得るようになっている。また、インクタンクH1900との係合部にはシールゴムH1800が装着され、前記係合部からのインクの蒸発を防止し得るようになっている。

【0047】

さらに、前述のようにタンクホルダーH1500、流路形成部材H1600、フィルターH1700及びシールゴムH1800から構成されるタンクホルダー部と、前記記録素子基板H1100、第1のプレートH1200、電気配線基板H1300及び第2のプレートH1400から構成される記録素子部とを、接着等で結合することにより、記録ヘッドH1001を構成している。

【0048】

(キャリッジ)

次に、図2に基づき前記キャリッジM4001を説明する。

【0049】

図示のように、キャリッジM4001には、キャリッジM4001と係合し記録ヘッドH1001をキャリッジM4001の装着位置に案内するためのキャリッジカバーM4002と、記録ヘッドH1001のタンクホルダーH1500と係合し記録ヘッドH1000を所定の装着位置にセットさせるよう押圧するヘッドセットレバーM4007とが設けられている。

すなわち、ヘッドセットレバーM4007はキャリッジM4001の上部にヘッドセットレバー軸に対して回動可能に設けられると共に、記録ヘッドH1000との係合部には不図示のヘッドセットプレートがばねを介して備えられ、このばね力によって記録ヘッドH1001を押圧しながらキャリッジM4001に装着する構成となっている。

【0050】

またキャリッジM4001の記録ヘッドH1001との別の係合部にはコンタクトフレキシブルプリントケーブル（以下、コンタクトFPCと称す）E0011が設けられ、コンタクトFPC E0011上のコンタクト部E0011aと

記録ヘッドH1001に設けられたコンタクト部（外部信号入力端子）H1301とが電氣的に接触し、記録のための各種情報の授受や記録ヘッドH1001への電力の供給などを行い得るようになっている。

【0051】

ここでコンタクトFPC E0011のコンタクト部E0011aとキャリッジM4001との間には不図示のゴムなどの弾性部材が設けられ、この弾性部材の弾性力とヘッドセットレバーばねによる押圧力とによってコンタクト部E0011aとキャリッジM4001との確実な接触を可能とするようになっている。さらに前記コンタクトFPC E0011はキャリッジM4001の背面に搭載されたキャリッジ基板E0013に接続されている（図7参照）。

【0052】

[スキヤナ]

この実施形態におけるプリンタは、記録ヘッドをスキヤナと交換することで読取装置としても使用することができる。

【0053】

このスキヤナは、プリンタ側のキャリッジと共に移動し、記録媒体に代えて給送された原稿画像を副走査方向において読み取るようになっており、その読み取り動作と原稿の給送動作とを交互に行うことにより、1枚の原稿画像情報を読み取るようになっている。

【0054】

図6はこのスキヤナM6000の概略構成を示す図である。

【0055】

図示のように、スキヤナホルダM6001は箱型形状となしており、その内部には読み取りに必要な光学系・処理回路などが収納されている。また、このスキヤナM6000をキャリッジM4001へと装着した時、原稿面と対面する部分にはスキヤナ読取レンズM6006が設けられており、ここから原稿画像を読み取るようになっている。スキヤナ照明レンズM6005は内部に不図示の光源を有し、その光源から発せられた光が原稿へと照射される。

【0056】

前記スキャナホルダM6001の底部に固定されたスキャナカバーM6003は、スキャナホルダM6001内部を遮光するように嵌合し、側面に設けられたルーバー状の把持部によってキャリッジM4001への着脱操作性の向上を図っている。スキャナホルダM6001の外形形状は記録ヘッドカートリッジH1000と略同形状であり、キャリッジM4001へは記録ヘッドカートリッジH1000と同様の操作で着脱することができる。

【0057】

また、スキャナホルダM6001には、前記処理回路を有する基板が収納される一方、この基板に接続されたスキャナコンタクトPCBが外部に露出するように設けられており、キャリッジM4001へとスキャナM6000を装着した際、前記スキャナコンタクトPCB M6004がキャリッジM4001側のコンタクトFPC E0011に接触し、前記基板を、前記キャリッジM4001を介して本体側の制御系に電氣的に接続させるようになっている。

【0058】

次に、本発明の実施形態における電氣的回路構成を説明する。

図7は、この実施形態における電氣的回路の全体構成を概略的に示す図である。

【0059】

この実施形態における電氣的回路は、主にキャリッジ基板(CRPCB)E0013、メインPCB(Printed Circuit Board)E0014、電源ユニットE0015等によって構成されている。

ここで、前記電源ユニットは、メインPCB E0014と接続され、各種駆動電源を供給するものとなっている。

また、キャリッジ基板E0013は、キャリッジM4001(図2)に搭載されたプリント基板ユニットであり、コンタクトFPC E0011を通じて記録ヘッドとの信号の授受を行うインターフェースとして機能する他、キャリッジM4001の移動に伴ってエンコーダセンサE0004から出力されるパルス信号に基づき、エンコーダスケールE0005とエンコーダセンサE0004との位置関係の変化を検出し、その出力信号をフレキシブルフラットケーブル(CRF

FC) E 0 0 1 2 を通じてメイン PCB E 0 0 1 4 へと出力する。

【 0 0 6 0 】

さらに、メイン PCB はこの実施形態におけるインクジェット記録装置の各部の駆動制御を司るプリント基板ユニットであり、紙端検出センサ (P E センサ) E 0 0 0 7、A S F センサ E 0 0 0 9、カバーセンサ E 0 0 2 2、パラレルインターフェース (パラレル I / F) E 0 0 1 6、シリアルインターフェース (シリアル I / F) E 0 0 1 7、リジュームキー E 0 0 1 9、LED E 0 0 2 0、電源キー E 0 0 1 8、ブザー E 0 0 2 1 等に対する I / O ポートを基板上に有し、さらに C R モータ E 0 0 0 1、L F モータ E 0 0 0 2、P G モータ E 0 0 0 3 と接続されてこれらの駆動を制御する他、インクエンドセンサ E 0 0 0 6、G A P センサ E 0 0 0 8、P G センサ E 0 0 1 0、C R F F C E 0 0 1 2、電源ユニット E 0 0 1 5 との接続インターフェイスを有する。

【 0 0 6 1 】

図 8 は、メイン PCB の内部構成を示すブロック図である。

図において、E 1 0 0 1 は CPU であり、この CPU E 1 0 0 1 は内部にオシレータ O S C E 1 0 0 2 を有すると共に、発振回路 E 1 0 0 5 に接続されてその出力信号 E 1 0 1 9 によりシステムクロックを発生する。また、制御バス E 1 0 1 4 を通じて R O M E 1 0 0 4 および A S I C (Application Specific Integrated Circuit) E 1 0 0 6 に接続され、R O M に格納されたプログラムに従って、A S I C の制御、電源キーからの入力信号 E 1 0 1 7、及びリジュームキーからの入力信号 E 1 0 1 6、カバー検出信号 E 1 0 4 2、ヘッド検出信号 (H S E N S) E 1 0 1 3 の状態の検知を行ない、さらにブザー信号 (B U Z) E 1 0 1 8 によりブザー E 0 0 2 1 を駆動し、内蔵される A / D コンバータ E 1 0 0 3 に接続されるインクエンド検出信号 (I N K S) E 1 0 1 1 及びサーミスタ温度検出信号 (T H) E 1 0 1 2 の状態の検知を行う一方、その他各種論理演算・条件判断等を行ない、インクジェット記録装置の駆動制御を司る。

【 0 0 6 2 】

ここで、ヘッド検出信号 E 1 0 1 3 は、記録ヘッドカートリッジ H 1 0 0 0 からフレキシブルフラットケーブル E 0 0 1 2、キャリッジ基板 E 0 0 1 3 及びコ

ンタクトフレキシブルプリントケーブルE0011を介して入力されるヘッド搭載検出信号であり、インクエンド検出信号はインクエンドセンサE0006から出力されるアナログ信号、サーミスタ温度検出信号E1012はキャリッジ基板E0013上に設けられたサーミスタ（図示せず）からのアナログ信号である。

【0063】

E1008はCRモータドライバであって、モータ電源（VM）E1040を駆動源とし、ASIC E1006からのCRモータ制御信号E1036に従って、CRモータ駆動信号E1037を生成し、CRモータE0001を駆動する。E1009はLF／PGモータドライバであって、モータ電源E1040を駆動源とし、ASIC E1006からのパルスモータ制御信号（PM制御信号）E1033に従ってLFモータ駆動信号E1035を生成し、これによってLFモータを駆動すると共に、PGモータ駆動信号E1034を生成してPGモータを駆動する。

【0064】

E1010は電源制御回路であり、ASIC E1006からの電源制御信号E1024に従って発光素子を有する各センサ等への電源供給を制御する。パラレルI／F E0016は、ASIC E1006からのパラレルI／F信号E1030を、外部に接続されるパラレルI／FケーブルE1031に伝達し、またパラレルI／FケーブルE1031の信号をASIC E1006に伝達する。シリアルI／F E0017は、ASIC E1006からのシリアルI／F信号E1028を、外部に接続されるシリアルI／FケーブルE1029に伝達し、また同ケーブルE1029からの信号をASIC E1006に伝達する。

【0065】

一方、前記電源ユニットE0015からは、ヘッド電源（VH）E1039及びモータ電源（VM）E1040、ロジック電源（VDD）E1041が供給される。また、ASIC E1006からのヘッド電源ON信号（VHON）E1022及びモータ電源ON信号（VMOM）E1023が電源ユニットE0015に入力され、それぞれヘッド電源E1039及びモータ電源E1040のON／OFFを制御する。電源ユニットE0015から供給されたロジック電源（V

DD) E 1 0 4 1 は、必要に応じて電圧変換された上で、メイン PCB E 0 0 1 4 内外の各部へ供給される。

【 0 0 6 6 】

またヘッド電源 E 1 0 3 9 は、メイン PCB E 0 0 1 4 上で平滑された後にフレキシブルフラットケーブル E 0 0 1 1 へと送出され、記録ヘッドカートリッジ H 1 0 0 0 の駆動に用いられる。

【 0 0 6 7 】

E 1 0 0 7 はリセット回路で、ロジック電源電圧 E 1 0 4 0 の低下を検出して、CPU E 1 0 0 1 及び ASIC E 1 0 0 6 にリセット信号 (RESET) E 1 0 1 5 を供給し、初期化を行なう。

【 0 0 6 8 】

この ASIC E 1 0 0 6 は 1 チップの半導体集積回路であり、制御バス E 1 0 1 4 を通じて CPU E 1 0 0 1 によって制御され、前述した CR モータ制御信号 E 1 0 3 6、PM 制御信号 E 1 0 3 3、電源制御信号 E 1 0 2 4、ヘッド電源 ON 信号 E 1 0 2 2、及びモータ電源 ON 信号 E 1 0 2 3 等を出し、パラレル I/F E 0 0 1 6 およびシリアル I/F E 0 0 1 7 との信号の授受を行なう他、PE センサ E 0 0 0 7 からの PE 検出信号 (PES) E 1 0 2 5、ASF センサ E 0 0 0 9 からの ASF 検出信号 (ASF S) E 1 0 2 6、GAP センサ E 0 0 0 8 からの GAP 検出信号 (GAP S) E 1 0 2 7、PG センサ E 0 0 0 7 からの PG 検出信号 (PG S) E 1 0 3 2 の状態を検知して、その状態を表すデータを制御バス E 1 0 1 4 を通じて CPU E 1 0 0 1 に伝達し、入力されたデータに基づき CPU E 1 0 0 1 は LED 駆動信号 E 1 0 3 8 の駆動を制御して LED E 0 0 2 0 の点滅を行なう。

【 0 0 6 9 】

さらに、エンコーダ信号 (ENC) E 1 0 2 0 の状態を検知してタイミング信号を生成し、ヘッド制御信号 E 1 0 2 1 で記録ヘッドカートリッジ H 1 0 0 0 とのインターフェイスをとり記録動作を制御する。ここにおいて、エンコーダ信号 (ENC) E 1 0 2 0 はフレキシブルフラットケーブル E 0 0 1 2 を通じて入力される CR エンコーダセンサ E 0 0 0 4 の出力信号である。また、ヘッド制御信

号E1021は、フレキシブルフラットケーブルE0012、キャリッジ基板E0013、及びコンタクトFPC E0011を経て記録ヘッドカートリッジH1000に供給される。

【0070】

図9は、ASIC E1006の内部構成を示すブロック図である。

【0071】

なお、同図において、各ブロック間の接続については、記録データやモータ制御データ等、ヘッドや各部機構部品の制御にかかわるデータの流れのみを示しており、各ブロックに内蔵されるレジスタの読み書きに係わる制御信号やクロック、DMA制御にかかわる制御信号などは図面上の記載の煩雑化を避けるため省略している。

【0072】

図中、E2002はPLLであり、図9に示すように前記CPU E1001から出力されるクロック信号(CLK)E2031及びPLL制御信号(PLLON)E2033により、ASIC E1006内の大部分へと供給するクロック(図示しない)を発生する。

【0073】

また、E2001はCPUインターフェース(CPUI/F)であり、リセット信号E1015、CPU E1001から出力されるソフトリセット信号(PDWN)E2032、クロック信号(CLK)E2031及び制御バスE1014からの制御信号により、以下に説明するような各ブロックに対するレジスタ読み書き等の制御や、一部ブロックへのクロックの供給、割り込み信号の受け付け等(いずれも図示しない)を行ない、CPU E1001に対して割り込み信号(INT)E2034を出力し、ASIC E1006内部での割り込みの発生を知らせる。

【0074】

また、E2005はDRAMであり、記録用のデータバッファとして、受信バッファE2010、ワークバッファE2011、プリントバッファE2014、展開用データバッファE2016などの各領域を有すると共に、モータ制御用と

してモータ制御バッファ E 2 0 2 3 を有し、さらにスキャナ動作モード時に使用するバッファとして、上記の各記録用データバッファに代えてスキャナ取込みバッファ E 2 0 2 4、スキャナデータバッファ E 2 0 2 6、送出バッファ E 2 0 2 8 などの領域を有する。

【 0 0 7 5 】

また、この DRAM E 2 0 0 5 は、CPU E 1 0 0 1 の動作に必要なワーク領域としても使用されている。すなわち、E 2 0 0 4 は DRAM 制御部であり、制御バスによる CPU E 1 0 0 1 から DRAM E 2 0 0 5 へのアクセスと、後述する DMA 制御部 E 2 0 0 3 から DRAM E 2 0 0 5 へのアクセスとを切り替えて、DRAM E 2 0 0 5 への読み書き動作を行なう。

【 0 0 7 6 】

DMA 制御部 E 2 0 0 3 では、各ブロックからのリクエスト（図示せず）を受け付けて、アドレス信号や制御信号（図示せず）、書込み動作の場合には書込みデータ（E 2 0 3 8、E 2 0 4 1、E 2 0 4 4、E 2 0 5 3、E 2 0 5 5、E 2 0 5 7）などを RAM 制御部に出力して DRAM アクセスを行なう。また読み出しの場合には、DRAM 制御部 E 2 0 0 4 からの読み出しデータ（E 2 0 4 0、E 2 0 4 3、E 2 0 4 5、E 2 0 5 1、E 2 0 5 4、E 2 0 5 6、E 2 0 5 8、E 2 0 5 9）を、リクエスト元のブロックに受け渡す。

【 0 0 7 7 】

また、E 2 0 0 6 は 1 2 8 4 I / F であり、CPU I / F E 2 0 0 1 を介した CPU E 1 0 0 1 の制御により、パラレル I / F E 0 0 1 6 を通じて、図示しない外部ホスト機器との双方向通信インターフェイスを行なう他、記録時にはパラレル I / F E 0 0 1 6 からの受信データ（P I F 受信データ E 2 0 3 6）を DMA 処理によって受信制御部 E 2 0 0 8 へと受け渡し、スキャナ読み取り時には DRAM E 2 0 0 5 内の送出バッファ E 2 0 2 8 に格納されたデータ（1 2 8 4 送信データ（R D P I F）E 2 0 5 9）を DMA 処理によりパラレル I / F に送信する。

【 0 0 7 8 】

E 2 0 0 7 は USB I / F であり、CPU I / F E 2 0 0 1 を介した CPU

E1001の制御により、シリアルI/F E0017を通じて、図示しない外部ホスト機器との双方向通信インターフェイスを行なう他、記録時にはシリアルI/F E0017からの受信データ(USB受信データE2037)をDMA処理により受信制御部E2008に受け渡し、スキャナ読み取り時にはDRAM E2005内の送出バッファE2028に格納されたデータ(USB送信データ(RDUSB)E2058)をDMA処理によりシリアルI/F E0017に送信する。受信制御部E2008は、1284I/F E2006もしくはUSBI/F E2007のうちの選択されたI/Fからの受信データ(WDIF)E2038)を、受信バッファ制御部E2039の管理する受信バッファ書込みアドレスに、書込む。

E2009は圧縮・伸長DMAであり、CPUI/F E2001を介したCPU E1001の制御により、受信バッファE2010上に格納された受信データ(ラスタデータ)を、受信バッファ制御部E2039の管理する受信バッファ読み出しアドレスから読み出し、そのデータ(RDWK)E2040を指定されたモードに従って圧縮・伸長し、記録コード列(WDWK)E2041としてワークバッファ領域に書込む。

【0079】

E2013は記録バッファ転送DMAで、CPUI/F E2001を介したCPU E1007の制御によってワークバッファE2011上の記録コード(RDWP)E2043を読み出し、各記録コードを、記録ヘッドカートリッジH1000へのデータ転送順序に適するようなプリントバッファE2014上のアドレスに並べ替えて転送(WDWP E2044)する。また、E2012はワーククリアDMAであり、CPUI/F E2001を介したCPU E1001の制御によって記録バッファ転送DMA E2015による転送が完了したワークバッファ上の領域に対し、指定したワークフィルデータ(WDWF)E2042を繰返し書込み転送する。

【0080】

E2015は記録データ展開DMAであり、CPUI/F E2001を介したCPU E1001の制御により、ヘッド制御部E2018からのデータ展開

タイミング信号E2050をトリガとして、プリントバッファ上に並べ替えて書込まれた記録コードと展開用データバッファE2016上に書込まれた展開用データとを読み出し、展開記録データ(RDHDG)E2045を生成し、これをカラムバッファ書込みデータ(WDHDG)E2047としてカラムバッファE2017に書込む。ここで、カラムバッファE2017は、記録ヘッドカートリッジH1000へと転送データ(展開記録データ)とを一時的に格納するSRAMであり、記録データ展開DMAとヘッド制御部とのハンドシェーク信号(図示せず)によって両ブロックにより共有管理されている。

【0081】

E2018はヘッド制御部で、CPUI/F E2001を介したCPU E1001の制御により、ヘッド制御信号を介して記録ヘッドカートリッジH1000またはスキャナとのインターフェイスを行なう他、E2019エンコーダ信号処理部E2019からのヘッド駆動タイミング信号E2049に基づき、記録データ展開DMAに対してデータ展開タイミング信号E2050の出力を行なう。

【0082】

また、記録時には、前記ヘッド駆動タイミング信号E2049に従って、カラムバッファから展開記録データ(RDHD)E2048を読み出し、そのデータをヘッド制御信号E1021を通じて記録ヘッドカートリッジH1000に出力する。

また、スキャナ読み取りモードにおいては、ヘッド制御信号E1021を通して入力された取込みデータ(WDHD)E2053をDRAM E2005上のスキャナ取込みバッファE2024へとDMA転送する。E2025はスキャナデータ処理DMAであり、CPUI/F E2001を介したCPU E1001の制御により、スキャナ取込みバッファE2024に蓄えられた取込みバッファ読み出しデータ(RDAV)E2054を読み出し、平均化等の処理を行なった処理済データ(WDAV)E2055をDRAM E2005上のスキャナデータバッファE2026に書込む。

E2027はスキャナデータ圧縮DMAで、CPUI/F E2001を介し

たCPU E1001の制御により、スキャナデータバッファE2026上の処理済データ(RDYC)E2056を読み出してデータ圧縮を行ない、圧縮データ(WDYC)E2057を送出バッファE2028に書込む。

【0083】

E2019はエンコーダ信号処理部であり、エンコーダ信号(ENC)を受けて、CPU E1001の制御で定められたモードに従ってヘッド駆動タイミング信号E2049を出力する他、エンコーダ信号E1020から得られるキャリッジM4001の位置や速度にかかわる情報をレジスタに格納して、CPU E1001に提供する。CPU E1001はこの情報に基づき、CRモータE0001の制御における各種パラメータを決定する。また、E2020はCRモータ制御部であり、CPUI/F E2001を介したCPU E1001の制御により、CRモータ制御信号E1036を出力する。

【0084】

E2022はセンサ信号処理部で、PGセンサE0010、PEセンサE0007、ASFセンサE0009、及びGAPセンサE0008等から出力される各検出信号を受けて、CPU E1001の制御で定められたモードに従ってこれらのセンサ情報をCPU E1001に伝達する他、LF/PGモータ制御部DMA E2021に対してセンサ検出信号E2052を出力する。

【0085】

LF/PGモータ制御DMAE2021は、CPUI/F E2001を介したCPU E1001の制御により、DRAM E2005上のモータ制御バッファE2023からパルスモータ駆動テーブル(RDPM)E2051を読み出してパルスモータ制御信号Eを出力する他、動作モードによっては前記センサ検出信号を制御のトリガとしてパルスモータ制御信号E1033を出力する。

また、E2030はLED制御部であり、CPUI/F E2001を介したCPU E1001の制御により、LED駆動信号E1038を出力する。さらに、E2029はポート制御部であり、CPUI/F E2001を介したCPU E1001の制御により、ヘッド電源ON信号E1022、モータ電源ON信号E1023、及び電源制御信号E1024を出力する。

【 0 0 8 6 】

次に、上記のように構成された本発明の実施形態におけるインクジェット記録装置の動作を図 1 0 のフローチャートに基づき説明する。

【 0 0 8 7 】

A C 電源に本装置が接続されると、まず、ステップ S 1 では装置の第 1 の初期化処理を行なう。この初期化処理では、本装置の R O M および R A M のチェックなどの電気回路系のチェックを行ない、電氣的に本装置が正常に動作可能であるかを確認する。

【 0 0 8 8 】

次にステップ S 2 では、装置本体 M 1 0 0 0 の上ケース M 1 0 0 2 に設けられた電源キー E 0 0 1 8 が O N されたかどうかの判断を行い、電源キー E 0 0 1 8 が押された場合には、次のステップ S 3 へと移行し、ここで第 2 の初期化処理を行う。

【 0 0 8 9 】

この第 2 の初期化処理では、本装置の各種駆動機構及びヘッド系のチェックを行なう。すなわち、各種モータの初期化やヘッド情報の読み込みを行うに際し、本装置が正常に動作可能であるかを確認する。

【 0 0 9 0 】

次にステップ S 4 ではイベント待ちを行なう。すなわち、本装置に対して、外部 I / F からの指令イベント、ユーザ操作によるパネルキーイベントおよび内部的な制御イベントなどを監視し、これらのイベントが発生すると当該イベントに対応した処理を実行する。

【 0 0 9 1 】

例えば、ステップ S 4 で外部 I / F からの記録指令イベントを受信した場合には、ステップ S 5 へと移行し、同ステップでユーザ操作による電源キーイベントが発生した場合にはステップ S 1 0 へと移行し、同ステップでその他のイベントが発生した場合にはステップ S 1 1 へと移行する。

ここで、ステップ S 5 では、外部 I / F からの記録指令を解析し、指定された紙種別、用紙サイズ、記録品位、給紙方法などを判断し、その判断結果を表すデ

ータを本装置内のRAM E 2 0 0 5に記憶し、ステップS 6へと進む。

次いでステップS 6ではステップS 5で指定された給紙方法により給紙を開始し、用紙を記録開始位置まで送り、ステップS 7に進む。

ステップS 7では記録動作を行なう。この記録動作では、外部I / Fから送出されてきた記録データを、一旦記録バッファに格納し、次いでCRモータE 0 0 0 1を駆動してキャリッジM 4 0 0 1の走査方向への移動を開始すると共に、プリントバッファE 2 0 1 4に格納されている記録データを記録ヘッドカートリッジH 1 0 0 0へと供給して1行の記録を行ない、1行分の記録データの記録動作が終了するとLFモータE 0 0 0 2を駆動し、LFローラM 3 0 0 1を回転させて用紙を副走査方向へと送る。この後、上記動作を繰り返し実行し、外部I / Fからの1ページ分の記録データの記録が終了すると、ステップ8へと進む。

【0092】

ステップS 8では、LFモータE 0 0 0 2を駆動し、排紙ローラM 2 0 0 3を駆動し、用紙が完全に本装置から送り出されたと判断されるまで紙送りを繰返し、終了した時点で用紙は排紙トレイM 1 0 0 4 a上に完全に排紙された状態となる。

【0093】

次にステップS 9では、記録すべき全ページの記録動作が終了したか否かを判定し、記録すべきページが残存する場合には、ステップS 5へと復帰し、以下、前述のステップS 5～S 9までの動作を繰返し、記録すべき全てのページの記録動作が終了した時点で記録動作は終了し、その後ステップS 4へと移行し、次のイベントを待つ。

【0094】

一方、ステップS 10ではプリンタ終了処理を行ない、本装置の動作を停止させる。つまり、各種モータやヘッドなどの電源を切断するために、電源を切断可能な状態に移行した後、電源を切断しステップS 4に進み、次のイベントを待つ。

【0095】

また、ステップS 11では、上記以外の他のイベント処理を行なう。例えば、

本装置の各種パネルキーや外部 I / F からの回復指令や内部的に発生する回復イベントなどに対応した処理を行なう。なお、処理終了後にはステップ S 4 に進み、次のイベントを待つ。

【 0 0 9 6 】

〔第 1 の実施形態〕

以下、上記のプリンタの記録ヘッドの素子基体（記録素子基板 H 1 1 0 0）に設けられる回路の第 1 の実施形態について説明する。

【 0 0 9 7 】

図 1 1 は、第 1 の実施形態の記録ヘッドの素子基体上に設けられる回路の構成を示す回路図である。本実施形態は記録素子としてヒータを 1 6 0 個有しており、1 6 個を 1 つのグループとしてグループ毎に時分割で駆動するように構成されている。

【 0 0 9 8 】

1 0 1 A および B は CLK 信号に同期してデータ信号 DATA 1 および 2 でシリアル転送される 5 ビットのデータを格納するシフトレジスタ回路、1 0 2 A および B はシフトレジスタ回路 1 0 1 の出力をラッチ信号 LT に従って 5 ビットのデータを保持するラッチ回路、1 0 3 A および B はラッチ回路からの出力と EN B 信号との論理積をとり D 1 ～ 5 および D 6 ～ 1 0 にそれぞれ出力する EN B 回路である。1 0 4 は、B 1 ～ 4 の信号の組み合わせにより N 1 ～ 1 6 のいずれかを選択するデコーダ回路である。

【 0 0 9 9 】

H 1 ～ 1 6 0 は記録素子としてのヒータ抵抗であり、ヒータ電源 V H に共通に接続される。Q 1 ～ 1 6 0 はヒータ抵抗への通電を制御するトランジスタ、A 1 ～ 1 6 0 はデコーダ回路 1 0 4 の出力 N 1 ～ 1 6 と EN B 回路の出力 D 1 ～ 1 0 との論理積をとるアンド回路、B 1 ～ 1 6 0 はアンド回路 A 1 ～ 1 6 0 の出力に従ってトランジスタ Q 1 ～ 1 6 0 の駆動を行うバッファ回路である。

【 0 1 0 0 】

図示されたように本実施形態では、シフトレジスタ 1 0 1、ラッチ 1 0 2、および EN B 回路 1 0 3 を 8 0 個のヒータに対応して A と B との 2 系統設けている

【0101】

図11の駆動回路の動作を図12のタイミングチャートを用いて説明する。図12のタイミングチャートは、160個のヒータから任意のヒータを1回選択するための1シーケンス（1吐出周期）に対応している。

【0102】

まず画像データに応じた10ビット分のデータが、クロック信号CLKに同期してDATA1とDATA2との2つの信号で、各5ビットずつパラレルにシフトレジスタ回路101AおよびBにそれぞれシリアル転送される。それに続きラッチ信号LTが“High”になり、シリアルデータがラッチ回路102AおよびBでそれぞれ保持される。

【0103】

次に信号B1～4がデコーダ104に入力され、信号線N1～16のうちいずれか1本が選択される。本例ではN1～16が順番に選択されているが、隣接するノズルが時間的に連続して駆動されると隣接するノズルのインクの吐出の影響により記録品位が低下することがあるため、実際のN1～16の信号の時間的な選択順序はヒータ列の配列の順序とは異なっている。

【0104】

ここでは始めに信号線N1が“High”となり、各グループのN1に接続されているヒータが選択される。前述の10ビット分の画像データはN1に接続されている10個のヒータの画像情報であり、N1が選択されている時にラッチ102AおよびBの出力として保持されている。ラッチ102AおよびBの出力はENB信号（HE）が“High”となる間にD1～10の信号線に出力される。D1～10の信号線は10個のグループに対してそれぞれグループ内の16個のビットに共通に接続されており、D1～10により選択されたグループ内のN1が接続されているヒータがENB信号が“High”となる期間に対応したパルス幅で駆動される。

【0105】

同様に、N2が接続される10ビット分の画像データが、クロック信号CLK

に同期してDATA 1とDATA 2との2つの信号で、各5ビットずつパラレルにシフトレジスタ回路101AおよびBにそれぞれシリアル転送される。そして転送後ラッチ信号LTが“High”となって画像データが保持され、デコーダに入力される信号B1～4によりN2が選択され、N2に接続されているヒータが画像データに対応してHE信号が“High”となる期間に対応したパルス幅で駆動される。

【0106】

以上のような動作を順次16回繰り返すことで、160個のヒータを10個ずつの16のタイミングで時分割で駆動することができる。

【0107】

すなわち、160個のヒータを16個のヒータで構成された10個のグループに分割し、グループ内のヒータは、2つ以上のヒータが同時に駆動されないように1シーケンスの時間を16のタイミングで時分割し、分割された時間内で10ビットの画像データを5ビット分ずつ2つのシフトレジスタに転送して同じ時間内で各ヒータが駆動するように制御する。

【0108】

図13は図11の回路を記録素子基板H1100上に形成したレイアウトの例を示している。302はインク供給口であり、基板裏面から供給されたインクは供給口301を通してヒータが形成されている基板上面に供給される。ヒータに供給されたインクは、ヒータを加熱しインクを発泡させることで、基板上面に形成されるノズルより、基板上面に垂直方向に吐出される。

【0109】

図13に示したレイアウトは、160ビットのヒータ列をインク供給口302の両側に2列配置した場合を示している。この場合、図の右側のヒータ列に対して左側のヒータ列をピッチの半分の長さだけ配列方向にずらして配置することにより、1つのヒータ列のピッチの倍の密度で記録することができるよう構成されている。

【0110】

以下に図13のレイアウトについて説明する。図13のレイアウトは図11の

回路が2系統対称に配置されたものである。160ビットのヒータ列303にはそれぞれ駆動回路が接続され、ヒータ列303を配列方向に沿って順番に16個づつ10個のグループに分割し、各グループに対応して16個の駆動回路で構成される10個の駆動回路グループ304が設けられている。各駆動回路グループ304は、図11におけるAND回路、バッファ回路および駆動素子（トランジスタ）で構成されており、アンド回路にはデコーダ104の出力信号とラッチ回路307の出力信号が入力される。

【0111】

記録素子基板H1100の外部との電氣的な接続は入出力回路308AおよびBを介して行われ、入出力回路308AおよびBはヒータの配列が延びる方向のそれぞれ両側に配置されている。シフトレジスタ回路101AおよびBとラッチ回路102AおよびBは、入出力回路308AおよびBに対応してヒータの配列が延びる方向の両側に配置されている。

【0112】

ラッチ回路102AおよびBの出力信号およびデコーダ101の出力信号は、各駆動回路グループ304に接続されるべく駆動回路グループ304の配列に沿って延びている。デコーダ104の16本の出力信号は10個の駆動回路グループ304内の16個のAND回路にそれぞれ接続されている。

【0113】

ラッチ回路102AおよびBからの各出力信号は、対応する駆動回路グループ304にそれぞれ接続されている。本実施形態では、画像データが入力される入出力回路308、シフトレジスタ回路101およびラッチ回路102をヒータ配列方向の両側に設けることで、ヒータの全数の半分のヒータに入力する画像データを入出力回路に供給して、各ラッチ回路102からは5個の駆動回路グループ304への信号が出力されるように構成している。

【0114】

この結果、両側のラッチ回路102から出力された信号経路は互いに交差することなく配置されるため、片側に10ビットのシフトレジスタ回路およびラッチ回路を配置した場合に比べ、基板内でラッチ回路から駆動回路グループへの信号

配線の占める面積をおよそ2分の1に縮小することができる。特にヒータ配列方向に長い記録素子基板においては、基板の短辺のサイズを効果的に縮小することができる。

【0115】

また記録の高速化や高精細化のためにノズル数が増大した場合、基板内部の信号配線数も増加し、記録素子基板のヒータ配列方向の長さも長尺化するが、この場合にはシフトレジスタ回路を分割配置することで配線面積が縮小することで、チップサイズが縮小される効果がさらに有効に作用する。

【0116】

ラッチ回路からの信号線の長さは、最長で記録素子基板の長さ2分の1程度となるため、片側にラッチを配置した場合の信号線の長さに比べておよそ2分の1に短縮することができる。このように信号配線が短縮されることで、信号配線での遅延を減少させ高速での動作が可能となり、また外部からのノイズの影響により誤動作が生じる可能性を減少させるという効果がある。

【0117】

〔第2の実施形態〕

以下、上記のプリンタの記録ヘッドの素子基体（記録素子基板H1100）に設けられる回路の第2の実施形態について説明する。以下においては上記第1の実施形態と同様な部分については説明を省略し、本実施形態の特徴的部分についてのみ説明する。

【0118】

図14は、第2の実施形態の記録ヘッドの素子基体上に設けられる回路の構成を示す回路図である。本実施形態は、上記第1の実施形態におけるデコーダ104への入力信号B1～4を1本の信号線で4ビットシリアルデータとして転送して入力するものである。

【0119】

このため、本実施形態は4ビットのシフトレジスタ回路401と、4ビットのラッチ回路402とを備えている。これにより、第1の実施形態におけるB1～4に相当する4ビットのデータを、シフトレジスタ回路401のDATA入力端

子によりCLKに同期してシリアル入力する。シフトレジスタ回路401の出力は4ビットのラッチ回路402に入力され、ラッチ信号LTに従ってその内容が保持される。保持された出力信号は図11におけるB1～4の信号と同様にデコーダ104に入力される。

【0120】

図15は図14の回路を記録素子基板H1100上に形成したレイアウトの例を示している。4ビットのシフトレジスタ回路401およびラッチ回路402はデコーダに対応して配置される。なお、4ビットのシフトレジスタ回路に入力されるCLKおよびDATA信号と4ビットラッチ回路のラッチ信号LTは画像データ入力用のシフトレジスタに入力される信号と共通とすることが可能である。

【0121】

本実施形態によれば、上記第1の実施形態の効果に加え、デコーダに入力される信号の数を削減することが可能となる。

【0122】

〔他の実施形態〕

以上の実施形態は、特にインクジェット記録方式の中でも、インク吐出を行わせるために利用されるエネルギーとして熱エネルギーを発生する手段（例えば電気熱変換体やレーザ光等）を備え、前記熱エネルギーによりインクの状態変化を生起させる方式を用いることにより記録の高密度化、高精細化が達成できる。

【0123】

その代表的な構成や原理については、例えば、米国特許第4723129号明細書、同第4740796号明細書に開示されている基本的な原理を用いて行うものが好ましい。この方式はいわゆるオンデマンド型、コンティニュアス型のいずれにも適用可能であるが、特に、オンデマンド型の場合には、液体（インク）が保持されているシートや液路に対応して配置されている電気熱変換体に、記録情報に対応して核沸騰を越える急速な温度上昇を与える少なくとも1つの駆動信号を印加することによって、電気熱変換体に熱エネルギーを発生せしめ、記録ヘッドの熱作用面に膜沸騰を生じさせて、結果的にこの駆動信号に1対1で対応した液体（インク）内の気泡を形成できるので有効である。

【 0 1 2 4 】

この気泡の成長、収縮により吐出用開口を介して液体（インク）を吐出させて、少なくとも1つの滴を形成する。この駆動信号をパルス形状とすると、即時適切に気泡の成長収縮が行われるので、特に応答性に優れた液体（インク）の吐出が達成でき、より好ましい。

【 0 1 2 5 】

このパルス形状の駆動信号としては、米国特許第4 4 6 3 3 5 9号明細書、同第4 3 4 5 2 6 2号明細書に記載されているようなものが適している。なお、上記熱作用面の温度上昇率に関する発明の米国特許第4 3 1 3 1 2 4号明細書に記載されている条件を採用すると、さらに優れた記録を行うことができる。

【 0 1 2 6 】

記録ヘッドの構成としては、上述の各明細書に開示されているような吐出口、液路、電気熱変換体の組み合わせ構成（直線状液流路または直角液流路）の他に熱作用面が屈曲する領域に配置されている構成を開示する米国特許第4 5 5 8 3 3 3号明細書、米国特許第4 4 5 9 6 0 0号明細書に記載された構成も本発明に含まれるものである。加えて、複数の電気熱変換体に対して、共通するスロットを電気熱変換体の吐出部とする構成を開示する特開昭5 9 - 1 2 3 6 7 0号公報や熱エネルギーの圧力波を吸収する開口を吐出部に対応させる構成を開示する特開昭5 9 - 1 3 8 4 6 1号公報に基づいた構成としても良い。

【 0 1 2 7 】

さらに、記録装置が記録できる最大記録媒体の幅に対応した長さを有するフルラインタイプの記録ヘッドとしては、上述した明細書に開示されているような複数記録ヘッドの組み合わせによってその長さを満たす構成や、一体的に形成された1個の記録ヘッドとしての構成のいずれでもよい。

【 0 1 2 8 】

加えて、上記の実施形態で説明した記録ヘッド自体に一体的にインクタンクが設けられたカートリッジタイプの記録ヘッドのみならず、装置本体に装着されることで、装置本体との電氣的な接続や装置本体からのインクの供給が可能になる交換自在のチップタイプの記録ヘッドを用いてもよい。

【0129】

また、以上説明した記録装置の構成に、記録ヘッドに対する回復手段、予備的な手段等を付加することは記録動作を一層安定にできるので好ましいものである。これらを具体的に挙げれば、記録ヘッドに対してのキャッピング手段、クリーニング手段、加圧あるいは吸引手段、電気熱変換体あるいはこれとは別の加熱素子あるいはこれらの組み合わせによる予備加熱手段などがある。また、記録とは別の吐出を行う予備吐出モードを備えることも安定した記録を行うために有効である。

【0130】

さらに、記録装置の記録モードとしては黒色等の主流色のみの記録モードだけではなく、記録ヘッドを一体的に構成するか複数個の組み合わせによってでも良いが、異なる色の複色カラー、または混色によるフルカラーの少なくとも1つを備えた装置とすることもできる。

【0131】

以上説明した実施の形態においては、インクが液体であることを前提として説明しているが、室温やそれ以下で固化するインクであっても、室温で軟化もしくは液化するものを用いても良く、あるいはインクジェット方式ではインク自体を30°C以上70°C以下の範囲内で温度調整を行ってインクの粘性を安定吐出範囲にあるように温度制御するものが一般的であるから、使用記録信号付与時にインクが液状をなすものであればよい。

【0132】

加えて、積極的に熱エネルギーによる昇温をインクの固形状態から液体状態への状態変化のエネルギーとして使用せしめることで積極的に防止するため、またはインクの蒸発を防止するため、放置状態で固化し加熱によって液化するインクを用いても良い。いずれにしても熱エネルギーの記録信号に応じた付与によってインクが液化し、液状インクが吐出されるものや、記録媒体に到達する時点では既に固化し始めるもの等のような、熱エネルギーの付与によって初めて液化する性質のインクを使用する場合も本発明は適用可能である。

【0133】

このような場合インクは、特開昭54-56847号公報あるいは特開昭60-71260号公報に記載されるような、多孔質シート凹部または貫通孔に液状または固形物として保持された状態で、電気熱変換体に対して対向するような形態としてもよい。本発明においては、上述した各インクに対して最も有効なものは、上述した膜沸騰方式を実行するものである。

【0134】

なお、本発明は、複数の機器（例えばホストコンピュータ、インタフェイス機器、リーダ、プリンタなど）から構成されるシステムに適用しても、一つの機器からなる装置（例えば、複写機、ファクシミリ装置など）に適用してもよい。

【0135】

また、本発明の目的は、前述した実施形態の機能を実現するソフトウェアのプログラムコードを記録した記憶媒体（または記録媒体）を、システムあるいは装置に供給し、そのシステムあるいは装置のコンピュータ（またはCPUやMPU）が記憶媒体に格納されたプログラムコードを読み出し実行することによっても、達成されることは言うまでもない。この場合、記憶媒体から読み出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。また、コンピュータが読み出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼働しているオペレーティングシステム（OS）などが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0136】

さらに、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された機能拡張カードやコンピュータに接続された機能拡張ユニットに備わるメモリに書込まれた後、そのプログラムコードの指示に基づき、その機能拡張カードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【 0 1 3 7 】

本発明を上記記憶媒体に適用する場合、その記憶媒体には、先に説明した（図 1 2 に示す）タイミングチャートに対応するプログラムコードが格納されることになる。

【 0 1 3 8 】

【発明の効果】

以上説明したように本発明によれば、記録ヘッドの素子基板を低コストとすることが可能となり、記録ヘッド、ヘッドカートリッジ並びに記録装置全体の価格も抑えることができる。また、データを供給するための信号の配線長を短縮することができるので、高速の駆動に対しても有効であり、また外部からのノイズによる誤動作も少なくなり信頼性の高い記録動作が行える。

【図面の簡単な説明】

【図 1】

本発明の実施形態におけるインクジェットプリンタの外観構成を示す斜視図である。

【図 2】

図 1 に示すものの外装部材を取り外した状態を示す斜視図である。

【図 3】

本発明の実施形態に用いる記録ヘッドカートリッジを示す分解斜視図である。

【図 4】

図 3 に示す記録ヘッドカートリッジを組立てた状態を示す側面図である。

【図 5】

図 4 に示した記録ヘッドを斜め下方から観た斜視図である。

【図 6】

本発明の実施形態におけるスキヤナカートリッジを示す斜視図である。

【図 7】

本発明の実施形態における電氣的回路の全体構成を概略的に示すブロック図である。

【図 8】

図 7 に示したメイン PCB の内部構成を示すブロック図である。

【図 9】

図 8 に示した A S I C の内部構成を示すブロック図である。

【図 1 0】

本発明の実施形態の動作を示すフローチャートである。

【図 1 1】

本発明の記録ヘッドの素子基板の回路の第 1 の実施形態の構成を示す回路図である。

【図 1 2】

図 1 1 の回路の動作を説明するタイミングチャートである。

【図 1 3】

図 1 1 の回路を素子基板上に形成したレイアウト図である。

【図 1 4】

本発明の記録ヘッドの素子基板の回路の第 2 の実施形態の構成を示す回路図である。

【図 1 5】

図 1 4 の回路を素子基板上に形成したレイアウト図である。

【図 1 6】

従来の記録ヘッドの素子基板の回路の構成を示す回路図である。

【図 1 7】

図 1 6 の回路の動作を説明するタイミングチャートである。

【図 1 8】

図 1 6 の回路を素子基板上に形成したレイアウト図である。

【符号の説明】

H 1 1 0 0 記録素子基板

1 0 1 A、1 0 1 B シフトレジスタ

1 0 2 A、1 0 2 B ラッチ

1 0 3 A、1 0 3 B E N B 回路

1 0 4 デコーダ

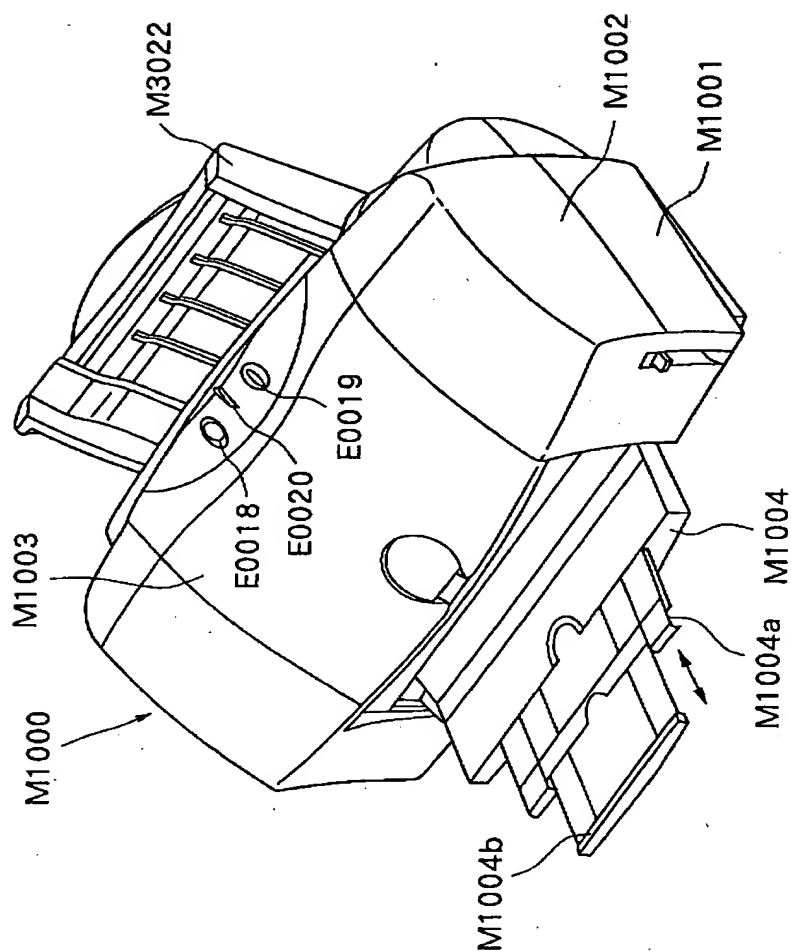
3 0 2 インク供給口

3 0 3 ヒータ列

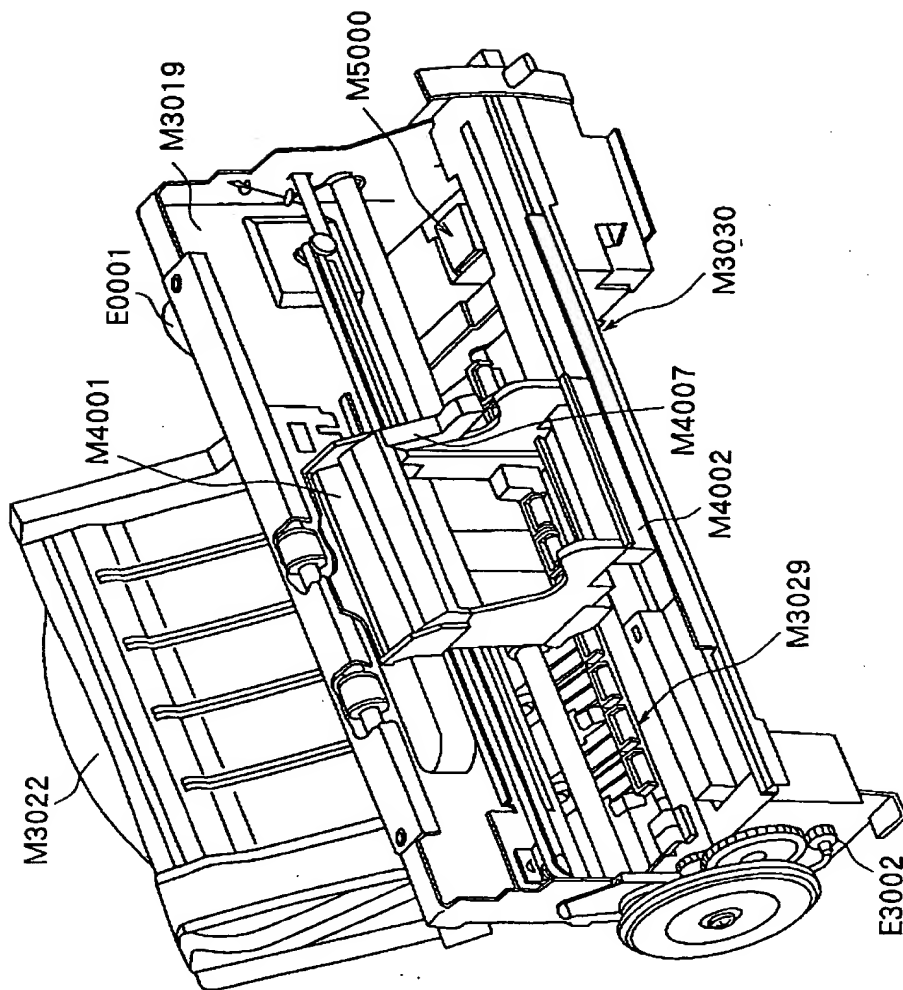
3 0 4 駆動回路ブロック

【書類名】 図面

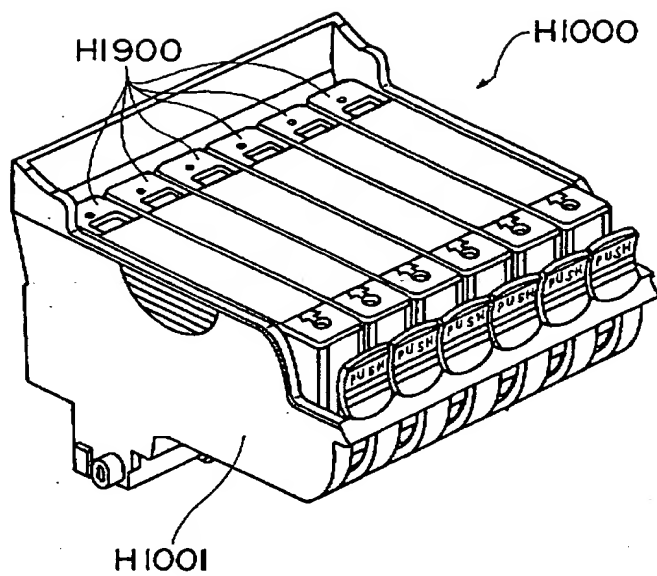
【図 1】



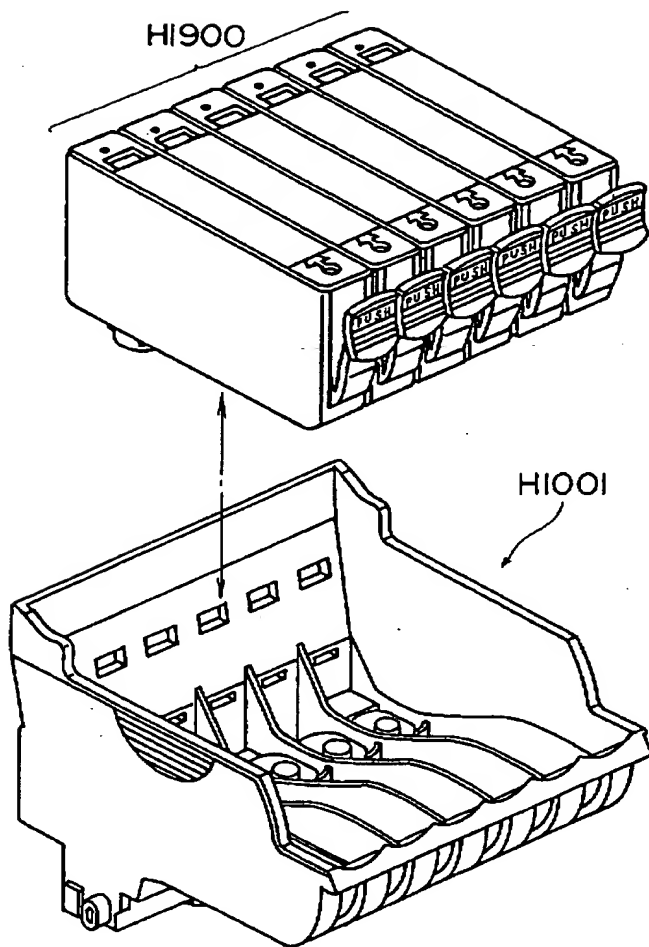
【図 2】



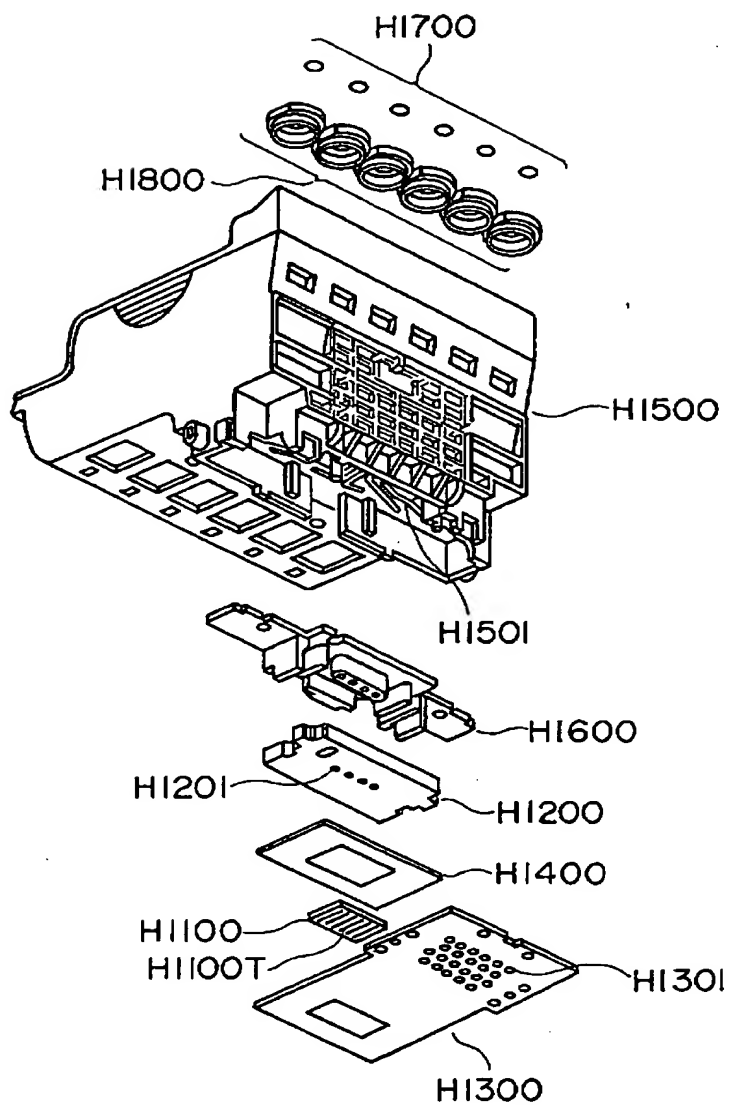
【図 3】



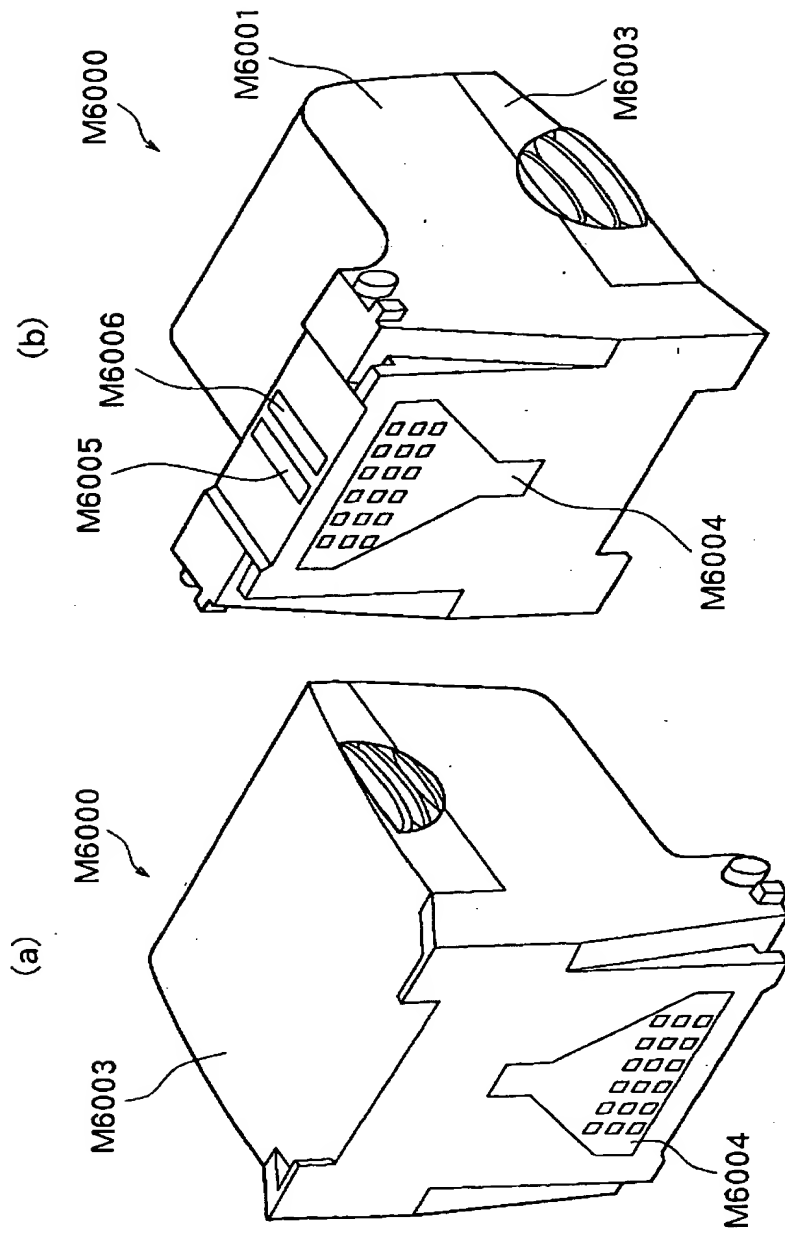
【図 4】



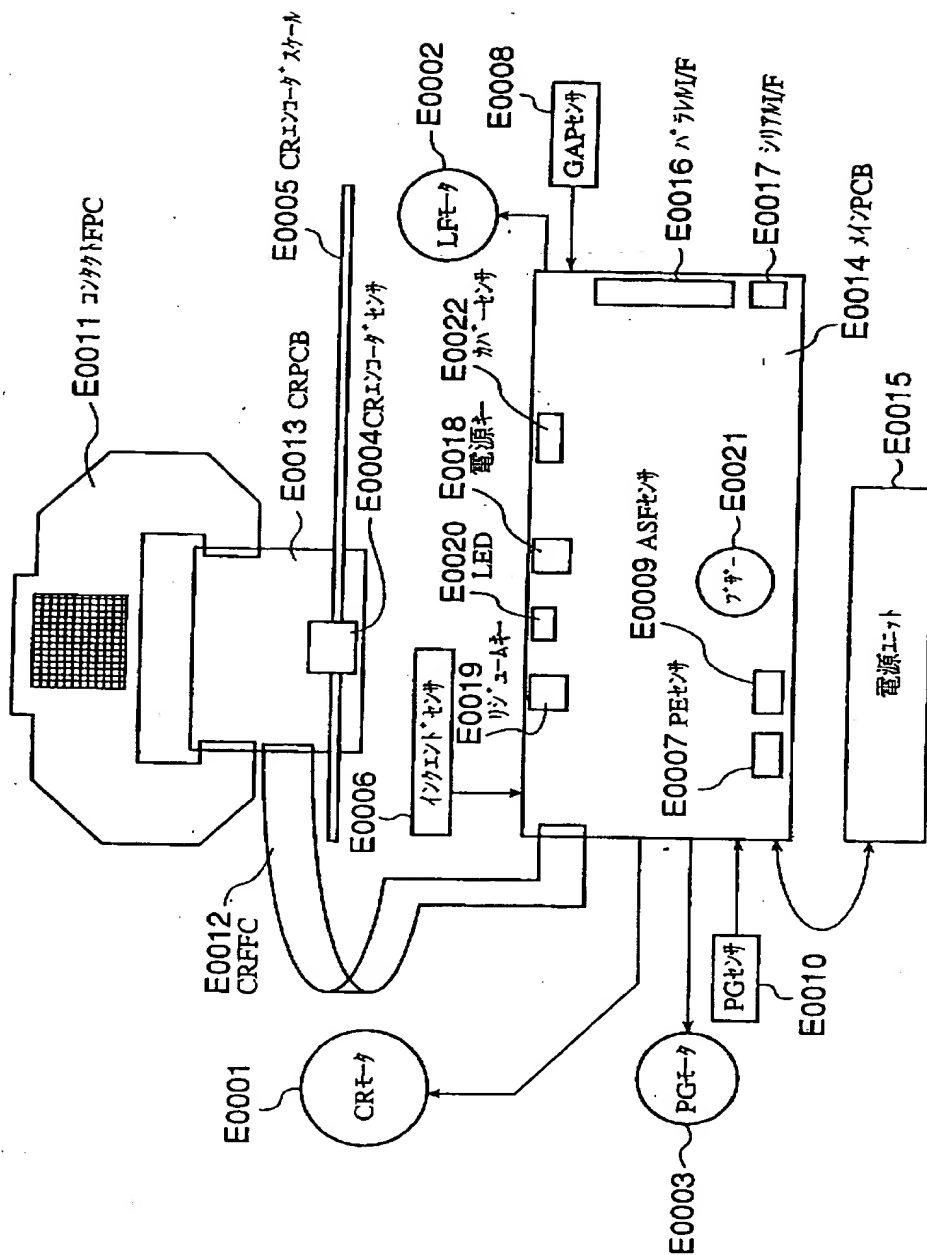
【図 5】



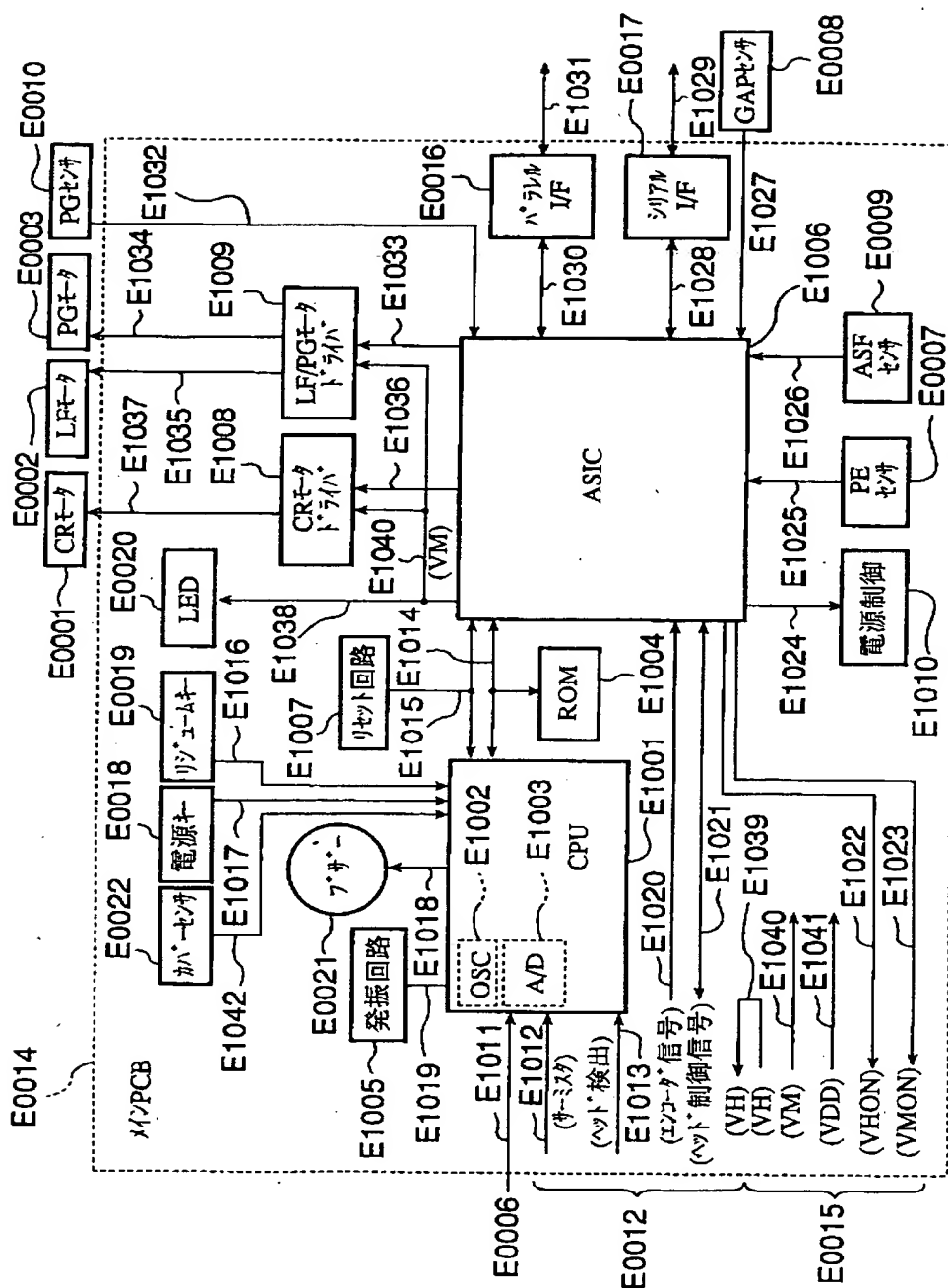
【図 6】

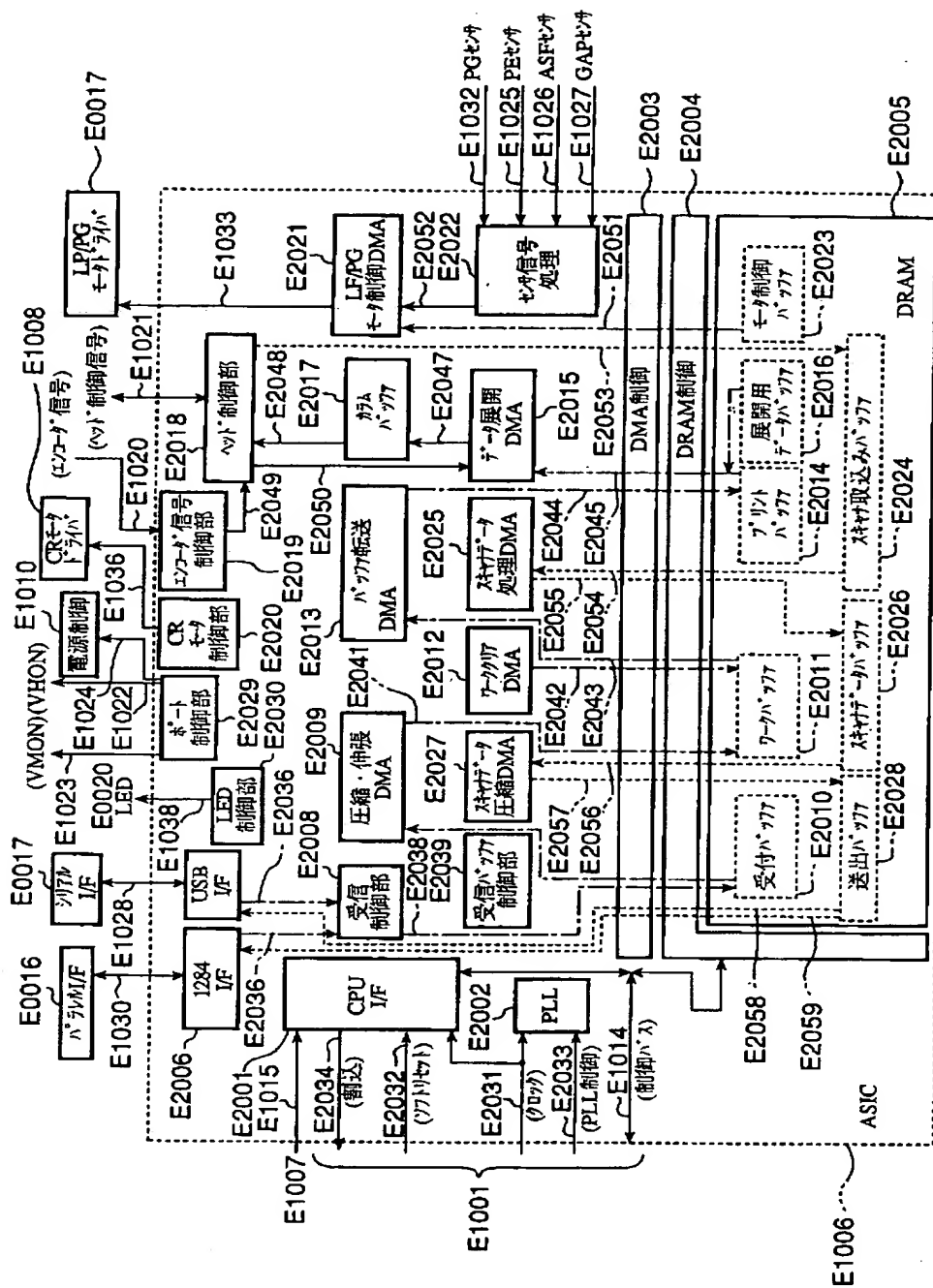


【図 7】

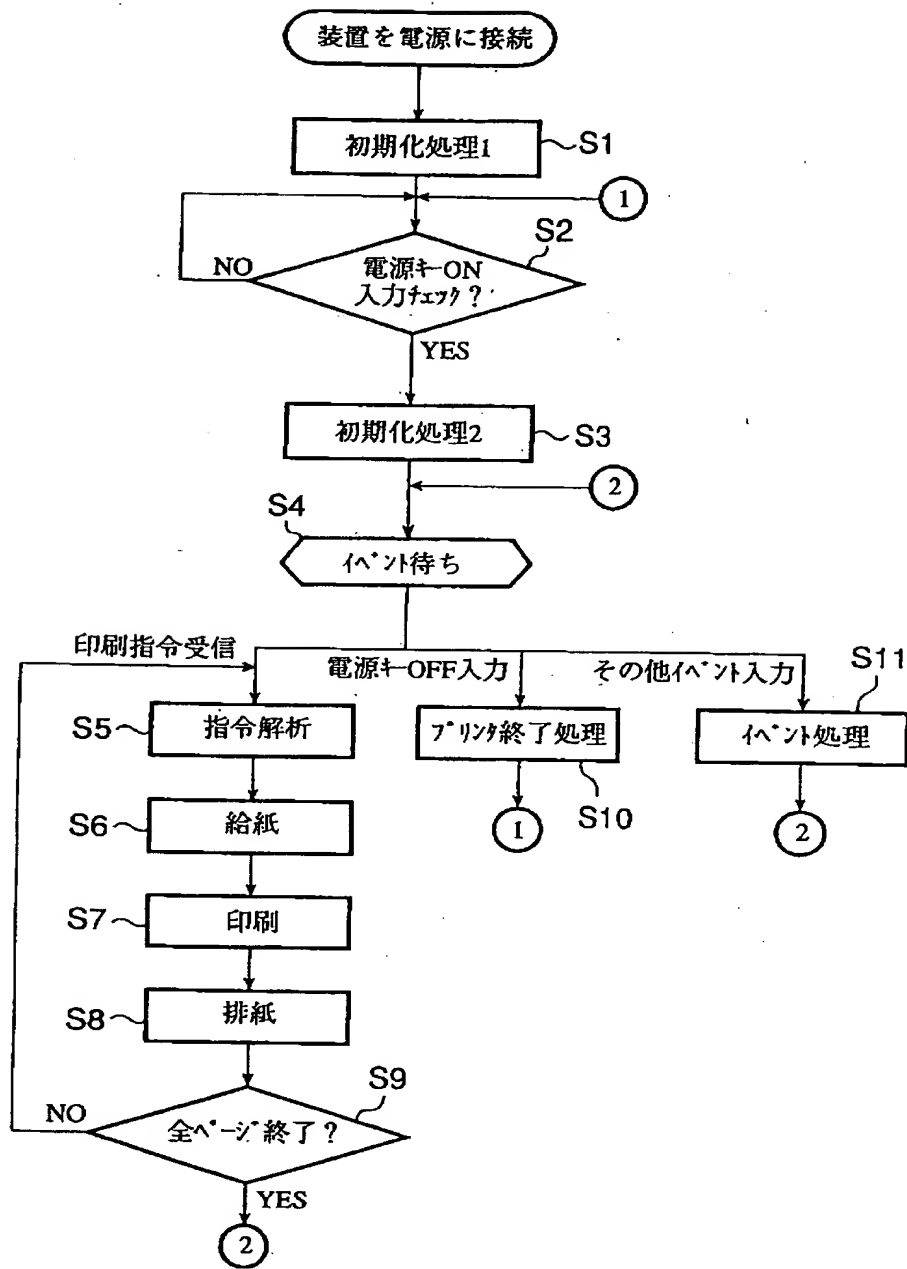


【図 8】

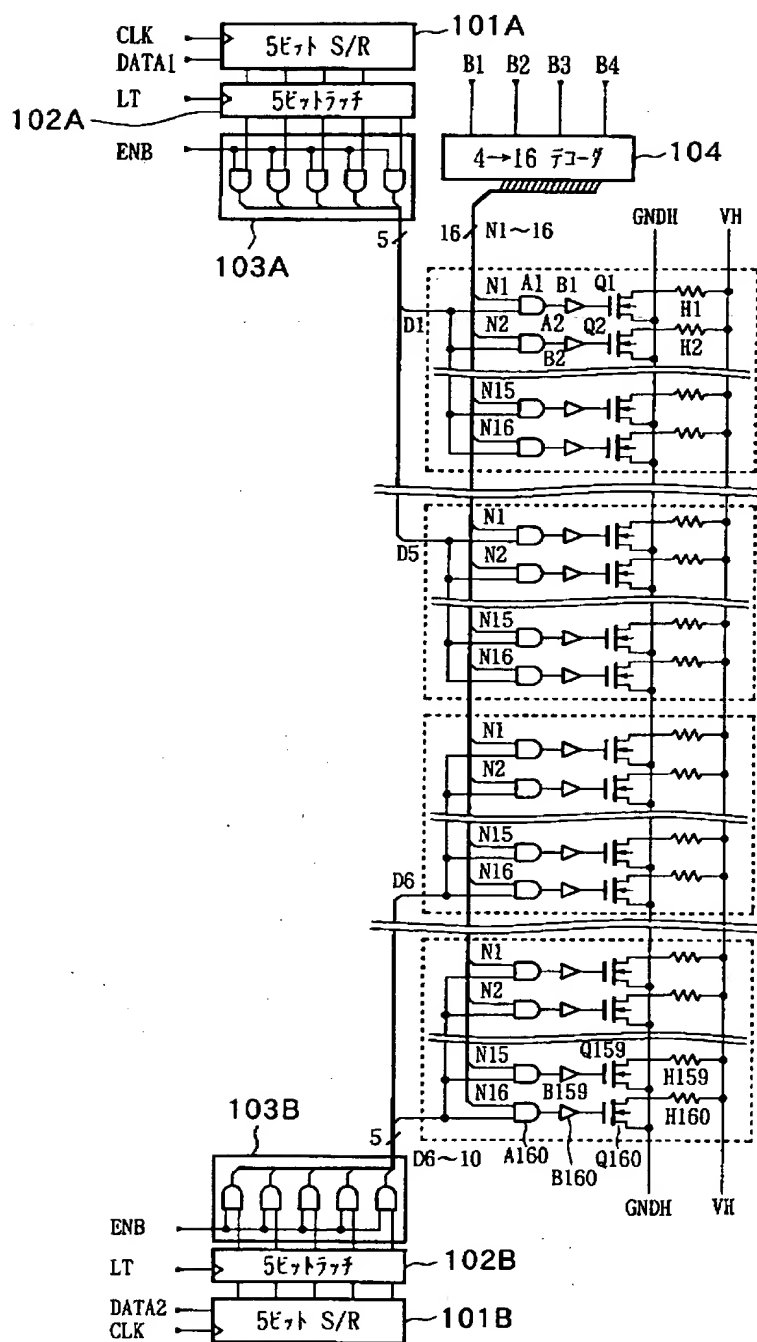




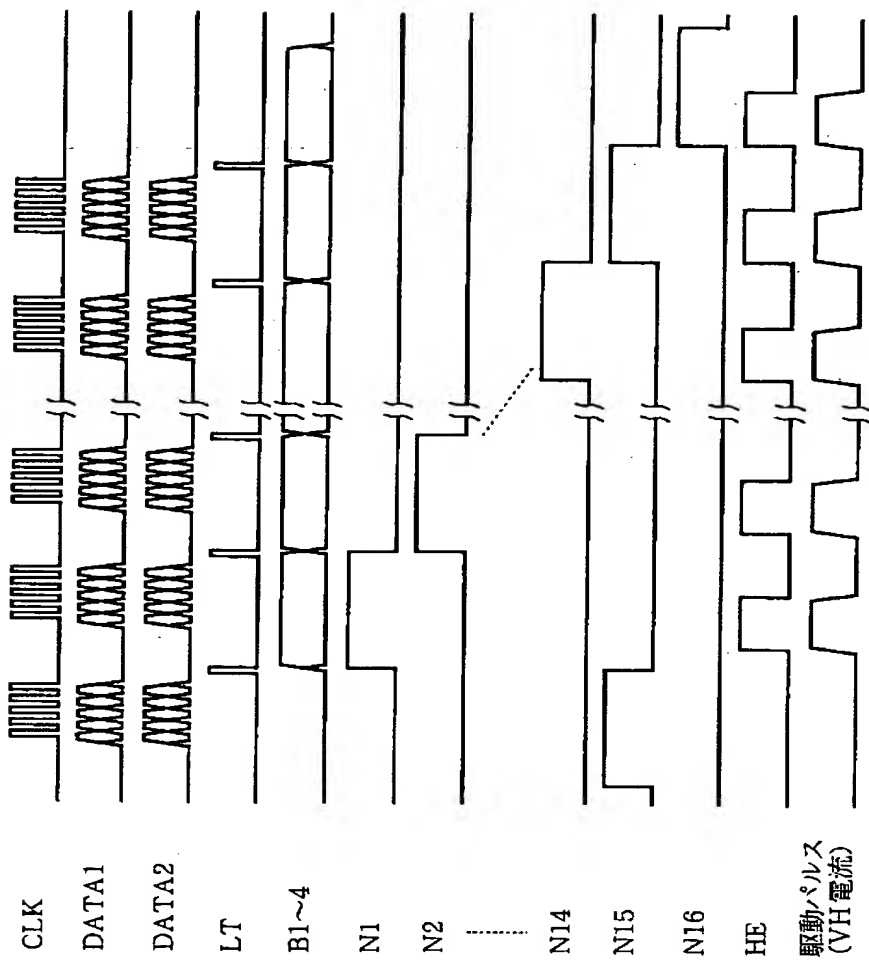
【図10】



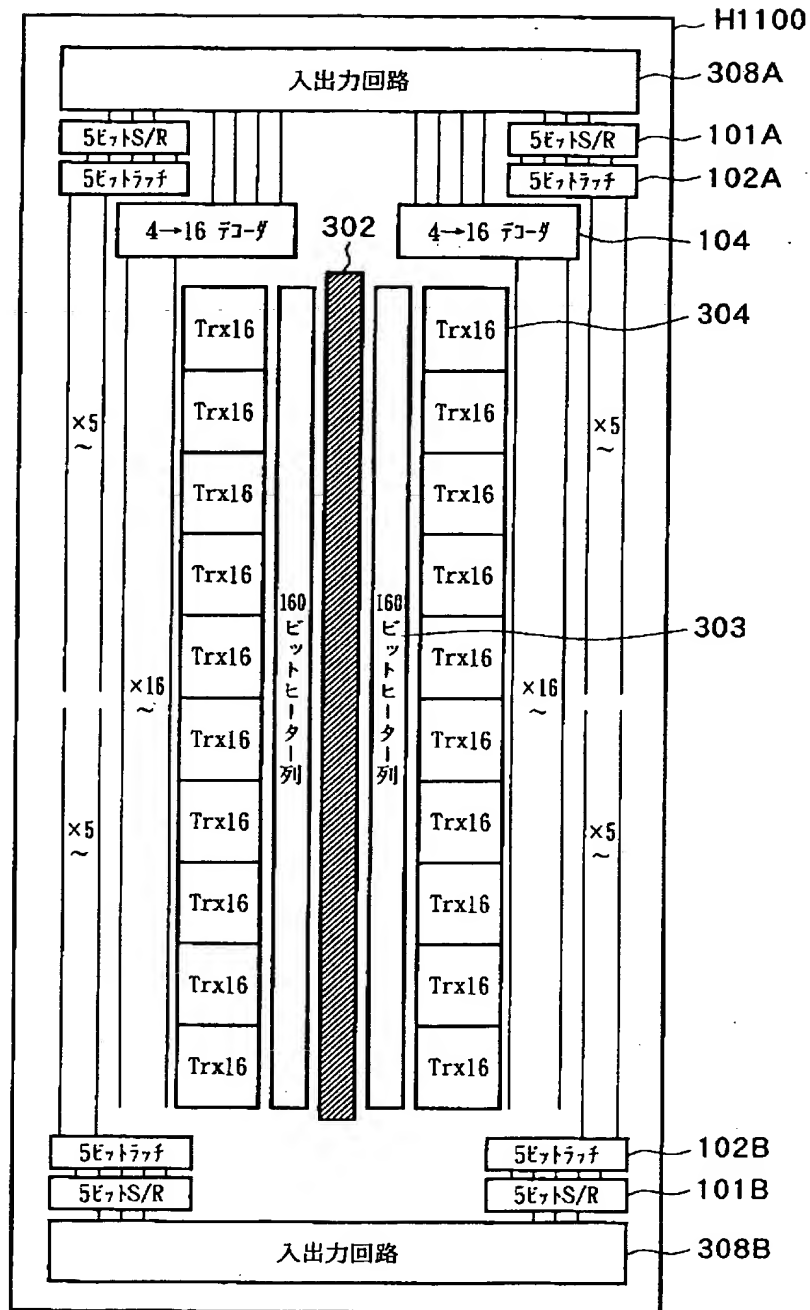
【图 1 1】



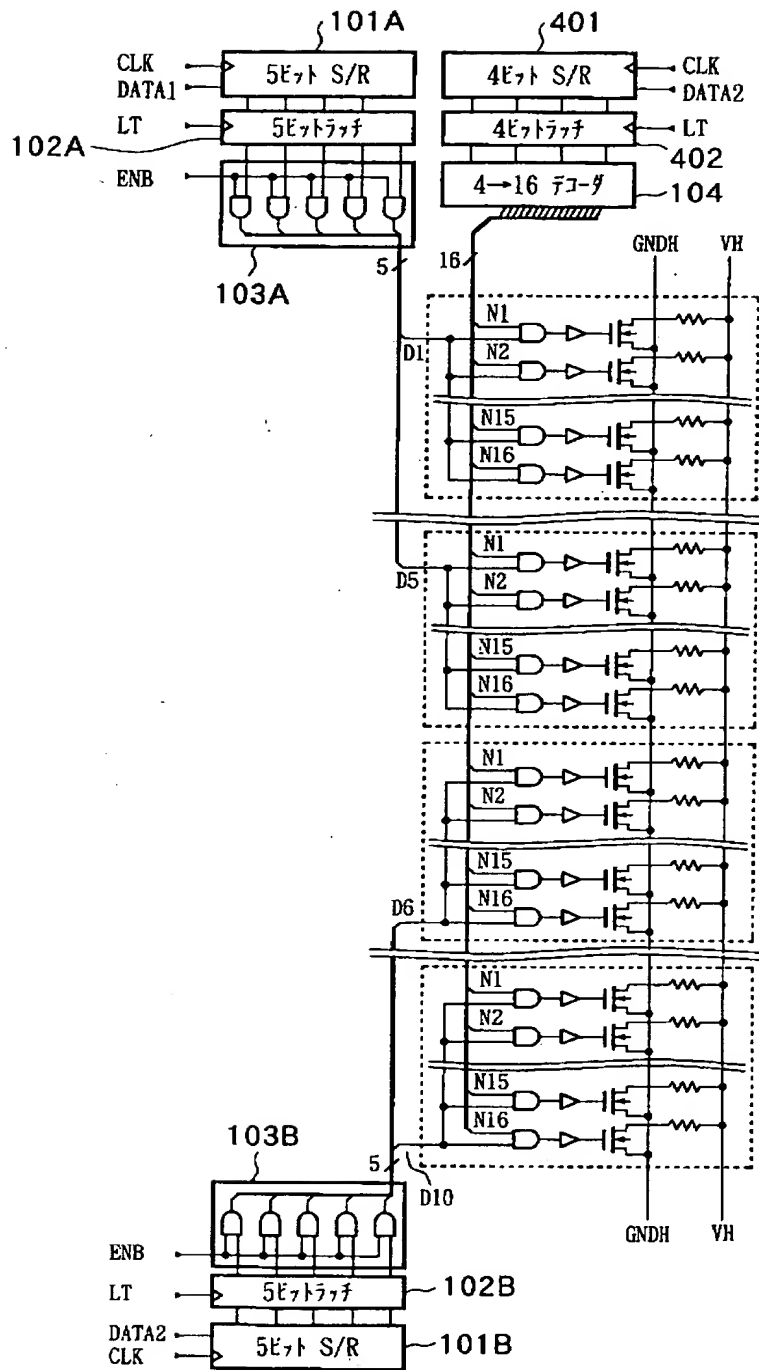
【図 12】



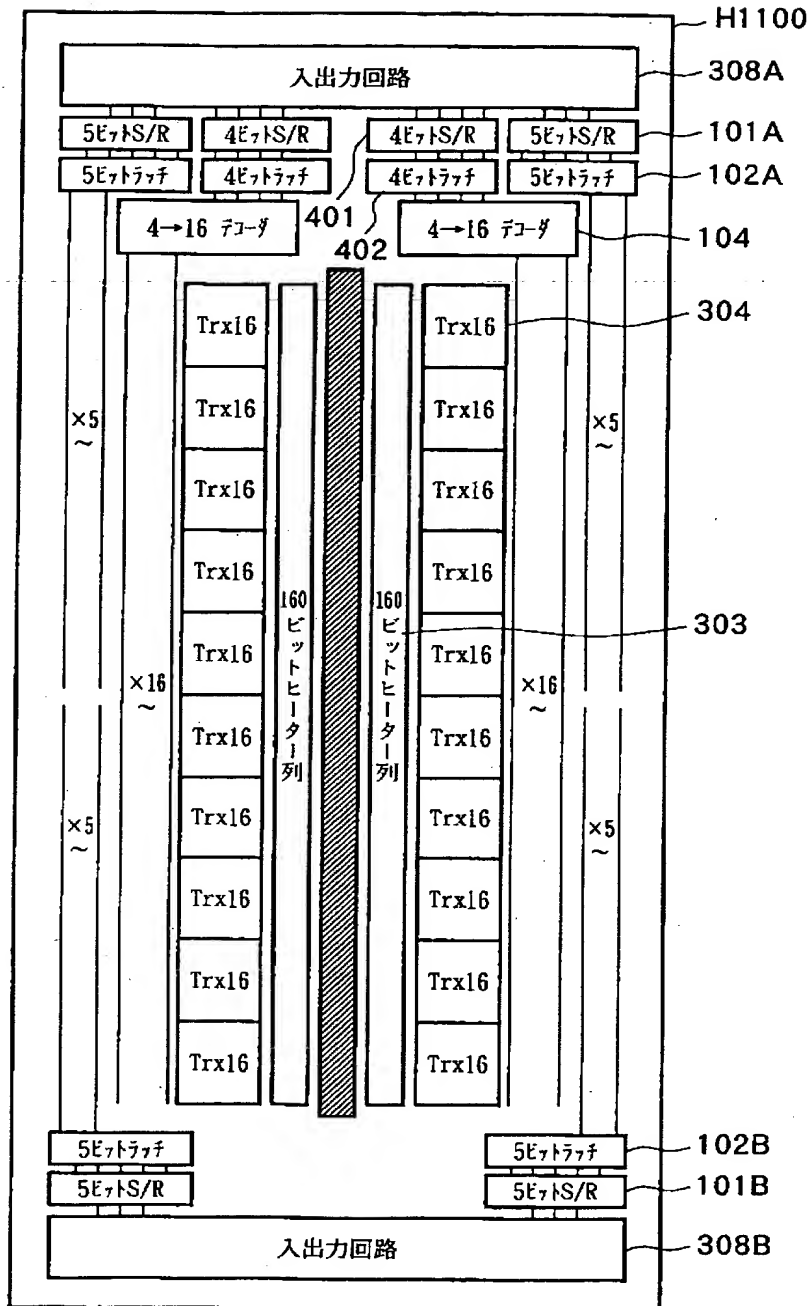
【図 1 3】



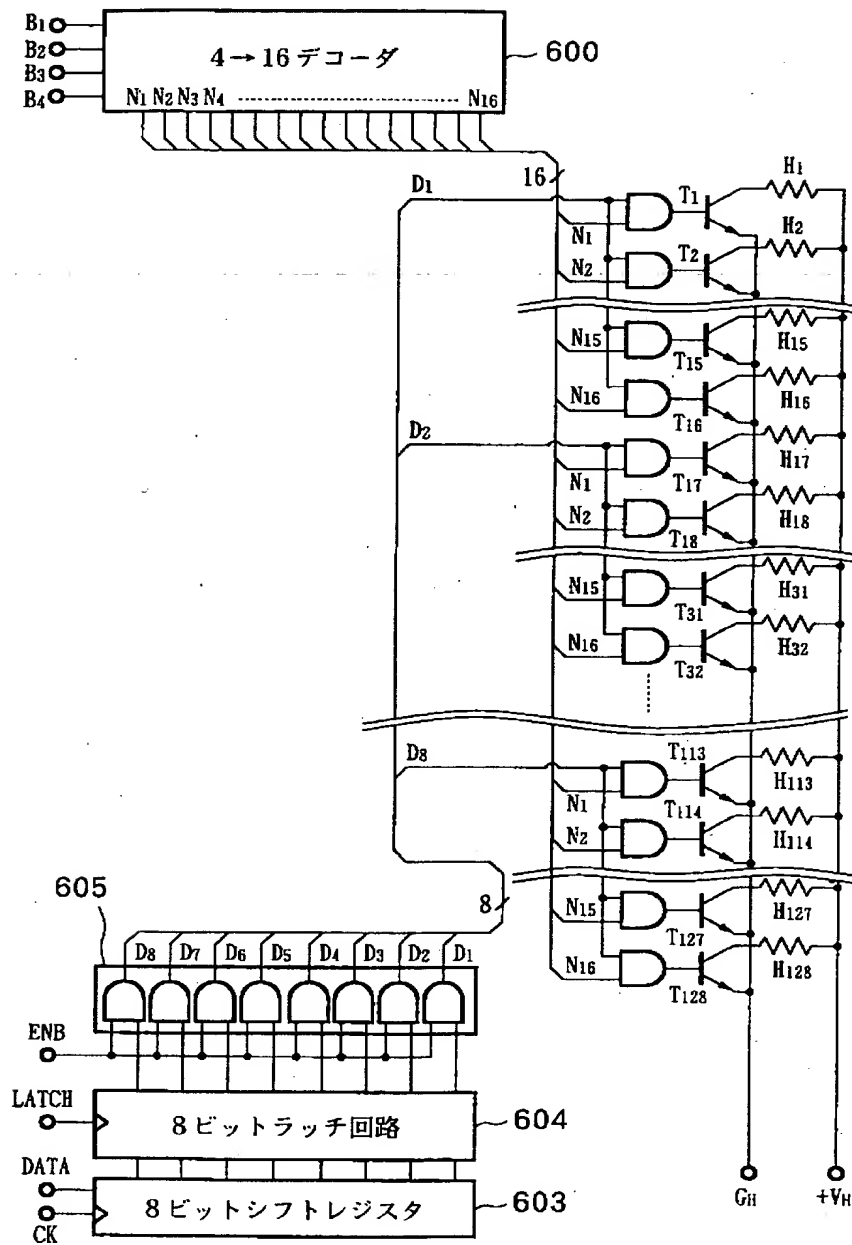
【図 14】



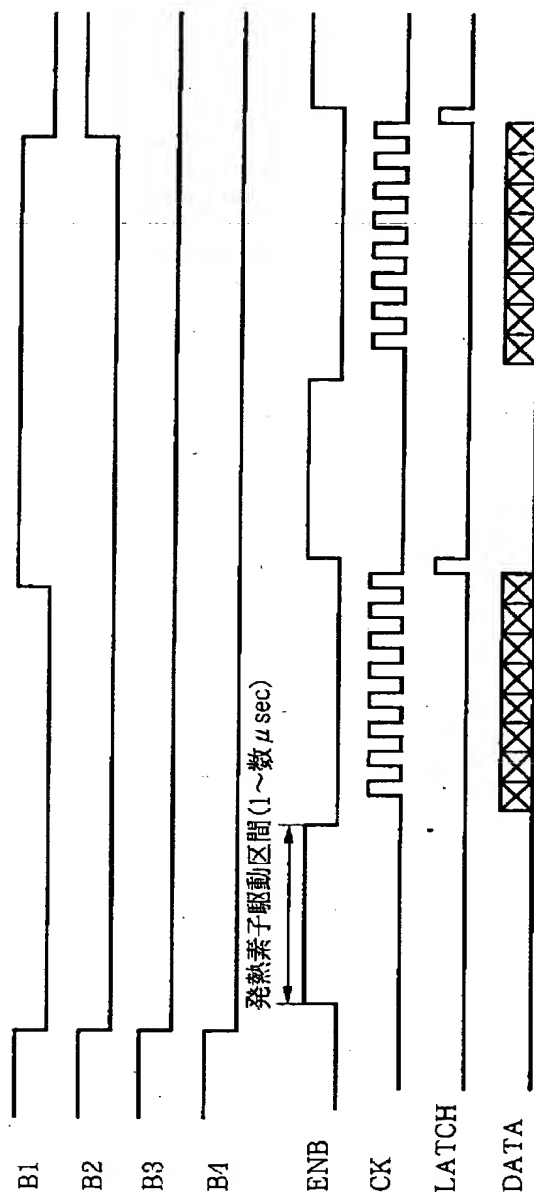
【図 1 5】



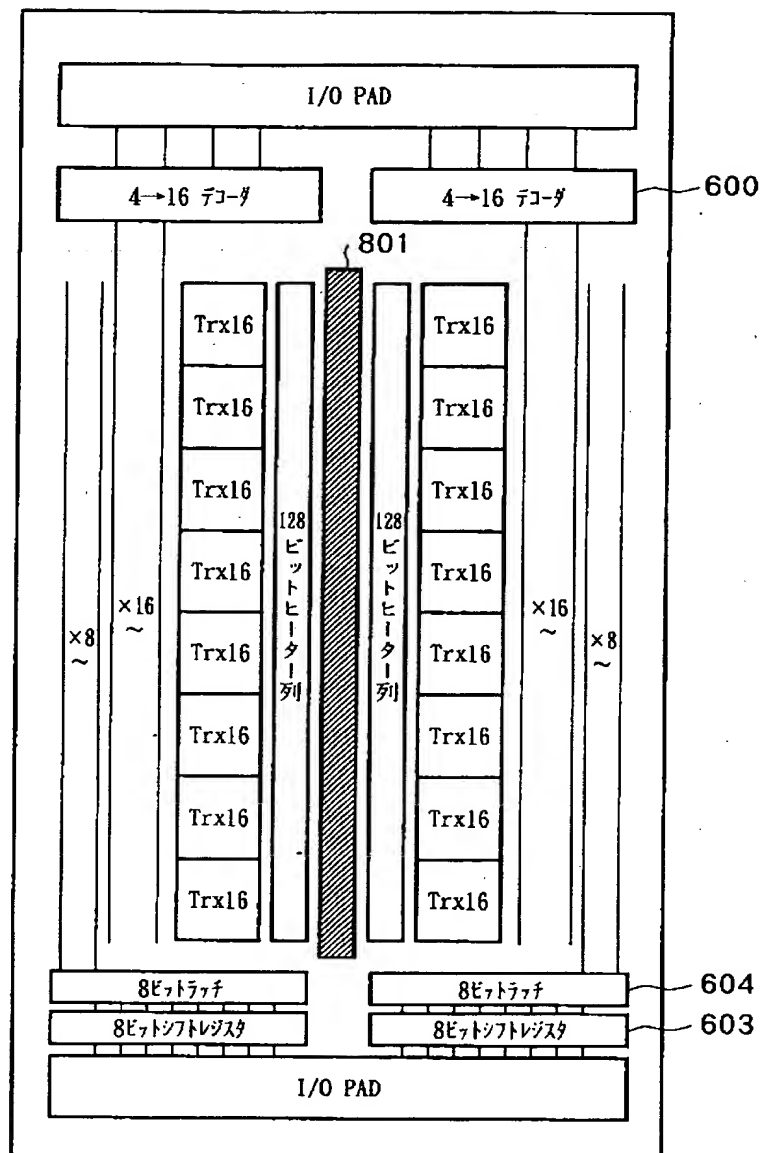
【図 1 6】



【図 1 7】



【図18】



【書類名】 要約書

【要約】

【課題】 記録素子の数が増えても配線が長くなることを抑制して基板面積の増大を抑え、低コストで誤動作の発生が少なく、高速動作を可能とする。

【解決手段】 所定方向に配列された複数の記録素子（H 1 ～ H 1 6 0）と該記録素子を駆動するための駆動回路とを同一の素子基体上に設けた記録ヘッドにおいて、記録素子を複数の組に分割し、各組において駆動する記録素子を選択するための選択回路（1 0 4）と、各記録素子を駆動する駆動回路に駆動データを供給するデータ供給回路（1 0 1、1 0 2、1 0 3）を分割して記録素子列の両側に 2 つ設ける。

【選択図】 図 1 1

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都大田区下丸子3丁目30番2号
氏 名	キヤノン株式会社